

中信证券股份有限公司

关于深圳市时创意电子股份有限公司  
首次公开发行股票并在创业板上市

之

上市保荐书

保荐人（主承销商）



中信证券股份有限公司  
CITIC Securities Company Limited

广东省深圳市福田区中心三路 8 号卓越时代广场（二期）北座

二〇二六年九月

## 声 明

中信证券股份有限公司（以下简称“中信证券”“保荐人”或“本机构”）及其保荐代表人已根据《中华人民共和国公司法》《中华人民共和国证券法》等法律法规和中国证监会及深圳证券交易所的有关规定，诚实守信，勤勉尽责，严格按照依法制定的业务规则和行业自律规范出具上市保荐书，并保证所出具文件真实、准确、完整。

如无特别说明，本上市保荐书中的简称与《深圳市时创意电子股份有限公司首次公开发行股票并在创业板上市招股说明书（申报稿）》中的简称具有相同含义。

## 目 录

|                                       |    |
|---------------------------------------|----|
| 声 明 .....                             | 1  |
| 目 录 .....                             | 2  |
| 第一节 发行人基本情况 .....                     | 3  |
| 一、发行人基本情况.....                        | 3  |
| 二、发行人主营业务.....                        | 3  |
| 三、发行人核心技术和研发水平.....                   | 5  |
| 四、主要经营和财务数据及财务指标.....                 | 25 |
| 五、发行人面临的主要风险.....                     | 26 |
| 第二节 本次证券发行基本情况 .....                  | 34 |
| 一、本次发行情况.....                         | 34 |
| 二、保荐代表人、项目协办人及项目组其他成员情况.....          | 34 |
| 三、保荐人与发行人的关联关系.....                   | 35 |
| 四、保荐人内部审核程序和内核意见.....                 | 36 |
| 第三节 保荐人承诺事项 .....                     | 38 |
| 第四节 保荐人对本次证券发行上市的推荐意见 .....           | 39 |
| 一、推荐意见.....                           | 39 |
| 二、发行人本次证券发行履行的决策程序.....               | 39 |
| 三、发行人符合创业板定位要求.....                   | 40 |
| 四、发行人符合《深圳证券交易所创业板股票上市规则》规定的上市条件..... | 45 |
| 第五节 上市后持续督导工作安排 .....                 | 51 |

## 第一节 发行人基本情况

### 一、发行人基本情况

公司名称：深圳市时创意电子股份有限公司

英文名称：Shenzhen Shichuangyi Electronics Co., Ltd.

统一社会信用代码：91440300678596717Y

注册资本：34,838.5298 万元

法定代表人：倪黄忠

有限公司成立日期：2008 年 7 月 31 日

整体变更为股份有限公司日期：2024 年 2 月 22 日

注册地址：深圳市宝安区新桥街道新二社区新如路 109 号 1 栋厂房一层至四层、七层、九层至十九层

邮政编码：518104

联系电话：0755-33801130-8102

传真号码：0755-33801130-8102

互联网网址：www.shichuangyi.com

电子信箱：ir@shichuangyi.com

### 二、发行人主营业务

公司主要从事半导体存储器的研发、封装测试、生产和销售，主要产品可分为嵌入式存储芯片和存储模组两大类，产品主要应用领域包括 AI 智能终端、智能机器人、智能汽车、工业及医疗设备等，并已积极布局 AI 数据中心存储、车规级存储等产品。公司是国内少数具备从存储芯片封装到产品制造能力的独立存储芯片模组厂商，坚持“研发、设计、封装、测试、智造”一体化经营战略，在经营模式、产品研发、先进封测制造、产业链资源、自有品牌建设及全球化运营等方面具有核心竞争力。

人工智能正经历从“算力扩张”向“推理应用”大规模落地的历史性转型，这一进

程不仅催生了全新的产业范式，更将存储推向了技术演进与需求爆发的双重焦点。随着 AI 推理应用大规模落地，存储需求呈指数级增长，并对存储产品提出了更严苛的要求——小型化、低功耗、超高速、海量数据实时存取等成为关键指标，驱动存储产业进入一个前所未有的“超级周期”。在此背景下，存储芯片已成为 AI 推理应用顺利部署的关键瓶颈之一。端侧方面，AI 应用的持续渗透催生智能终端全新的硬件形态和交互体验，更对端侧存储的尺寸、容量和速度提出更高要求；服务器方面，AI 训练与推理过程中产生的大量数据，亟需大容量、低延时、超高速、高可靠的存储方案支持。AI 技术爆发赋予存储产业广阔的发展前景，存储芯片已成为 AI 产业发展的战略资源。在此浪潮下，公司迎来了前所未有的产业机遇。

公司坚持技术立业，在研发和制造领域不断加大投入，构建公司竞争优势与发展根基。公司已形成在整体产品方案下的介质特性研究、固件设计、存储芯片封装、存储产品测试解决方案开发技术、存储器产品设计五个方面的完善核心技术体系，是国家级专精特新重点“小巨人”企业、国家高新技术企业，获评“广东省高端嵌入式存储芯片研发及先进封测工程技术研究中心”“广东省 2025 年先进级智能工厂”并获得国家“智能制造能力成熟度肆级”资质认证。公司具备全产品线软固件自主开发和测试验证能力、并拥有自主搭建的制造产线及具备全测试脚本自研开发能力的超高速率自动化测试设备。为了加快适应 AI 智能终端和 AI 数据中心对存储器小型化、低延时、超高速、大容量等关键需求，公司自研封装工艺采用多层芯片堆叠的方式，在满足体积小、厚度薄的条件下，实现芯片的多层堆叠，满足大容量存储的需求，单颗产品最高可达 32 层 Die 堆叠。公司目前已成功导入 SDBG 隐形切割工艺，可以使晶圆厚度减薄至 25 $\mu$ m；塑封工艺已成功导入 C-molding 封装，可以使产品封装厚度薄至 0.6mm，处于行业先进水平；公司掌握的先进倒装工艺可实现 UFS3.1、UFS4.1 产品的量产；DRAM ATE 超高速率测试能力可达到 11,000Mbps，能够满足 AI 数据中心对 LPDDR 的当前标准（8,533Mbps 与 9,600Mbps 速率）以及下一代产品的测试要求。上述工艺均为 AI 智能终端提供存储应用整体解决方案，在高性能细分场景获得终端客户的认可，实现国产替代。公司具备存储产品测试解决方案的自主开发能力，通过结合封装自动化与自研智能制造数字化管理系统，打造国内一流的封装测试及存储模组、智能化数字化体系。截至 2026 年 6 月 30 日，公司获得授权专利共 196 项，其中发明专利 20 项，实用新型 159 项，外观专利 17 项，并获得授权软件著作权共 12 项。

公司集中优质战略资源，已和国际存储晶圆原厂三星、美光、SK 海力士、铠侠、闪迪以及国内龙头存储晶圆原厂长江存储、长鑫存储等知名厂商建立长期合作关系；已和国际存储控制芯片厂商 SMI 以及国内联芸科技等厂商建立长期合作关系。长期稳定的合作关系保障存储晶圆及主控晶圆及芯片供应的持续稳定。

公司亦凭借着优秀的技术实力、服务质量以及严格的品控，强力推进优势战略资源整合，智能手机领域，公司产品已应用于中兴通讯、TCL、荣耀、诺基亚、传音、MOTO 等知名品牌；PC 领域，公司产品已应用于惠普、联想、华硕、宏碁、戴尔、小米等国际龙头品牌，以及国内中科曙光、中电长城、紫光、软通动力、浪潮信息、新华三等知名品牌；智能 TV 领域，公司产品已应用于创维、海信、TCL、长虹、视源股份、小米等知名品牌；智能穿戴领域，公司产品已应用于华米、MOTO、小天才等知名品牌；教育智能终端领域，公司产品已应用于作业帮、学而思、科大讯飞等知名品牌；车载应用领域，公司产品已应用于赛力斯、小米等知名品牌；智能机器人领域，公司产品已应用于科沃斯、石头、追觅科技等知名品牌；通讯模块领域，公司产品已应用于移远通信、广和通等知名品牌。

展望未来，公司将秉持“专注存储、以芯换心”的理念，继续前沿技术的研发攻关，推动公司产品向高性能、低功耗、大容量、高可靠性方向迭代，并持续拓展公司存储产品在 AI 智能终端、AI 数据中心、智能汽车、智能机器人等前沿领域的应用。公司将持续深耕存储核心技术，紧抓 AI 技术发展为存储产业升级带来的历史机遇，不断夯实国产存储产业的核心竞争力，致力于成为全球一流的存储芯片及解决方案提供商，为我国半导体存储产业的自主可控与高质量发展贡献核心力量。

### 三、发行人核心技术和研发水平

#### （一）发行人的核心技术

公司一直坚持在产品技术创新和研发方面保持高强度的投入，经过多年的研发投入和技术迭代，始终立足于行业前沿，已形成独立完善的核心技术体系。公司核心技术主要体现在整体产品方案下的介质特性研究、固件设计、存储芯片封装、存储产品测试解决方案开发技术、存储器产品设计五个方面。

根据半导体存储器行业的产业链特点，专注于存储介质应用及芯片封测环节的存储器厂商亦主要聚焦在上述方面，发行人在上述技术的基础上结合数字化转型实现智造升

级，构建了完善的核心技术体系，多项技术具有较强创新性 & 先进性，具体情况如下：

### 1、介质特性研究技术

存储器是指利用磁性材料或半导体等材料作为介质进行信息存储的器件，半导体存储器利用半导体介质贮存电荷以实现信息存储，存储与读取过程体现为电荷的贮存或释放。数据存储技术的发展长期处于高速增长的状态，提高数据存储密度逐渐成为研究的重点之一，而半导体介质与数据存储密度密不可分，因此对于半导体介质特性的研究极为重要。当前存储器主要以 NAND Flash 和 DRAM 为主。

公司深入研究介质的物理特性和可靠性机制，形成了一套完善的介质优化与寿命管理技术，通过对 PE 磨损、误码率（BER）控制以及数据保持特性（Data Retention）的研究，公司布局高性能存储产品方案，聚焦于提升闪存介质的数据稳定性，确保在高密度、高性能存储场景中的长期可靠性。

#### 1) NAND Flash 介质分析

NAND Flash 特性分析的项目覆盖电气特性、性能、可靠性和介质特性等多个维度，其重点在于优化性能、延长寿命和提升可靠性。研究难点包括多态单元的电平稳定性、数据保留的长期特性以及高堆叠技术的适应性等。具体表现在以下各方面：

①NAND Flash 可靠性相关特性种类多，包含数据保持能力、读写干扰、跨温域、单元间干扰、PE 磨损、最优读电压、SLC/TLC/QLC 块 Open 特性、弱块与弱页等，因此需要为每个特性项设计专门的量化研究与测试方案。

②特性的外界影响因素多，包括温度变化范围及速率、电压变化范围及速率、擦除/编程/读的时序、磨损次数、数据带电/不带电放置时间、读的次数与位置、加速老化的条件等，上述因素使得 NAND Flash 内部数据产生错误比特，因此需要设计与实现一整套系统来完成这些因素（或条件）的设置或激励。

③不同晶圆厂商、不同制程、不同批次产品的介质特性均呈现差异性，介质特性研究需要具备快速高效的特点，才可迅速推出可靠的存储器产品。上述情况下，自动化测试及自动化数据分析处理可满足测试时间与测试样本量的要求，因此介质特性定量研究需要一整套复杂的自动化测试系统去运行种类繁多、不同测试激励下的介质特性测试。

公司通过深入了解 NAND Flash 介质的物理和电气特性，研究其电子漂移、隧穿电

流、氧化层老化等因素对 NAND Flash 本体可靠性的影响，为固件算法的设计提供了强有力的依据。通过对 NAND Flash 各应用场景的时序测量、失效分析、极端环境下 Error bits 的分析评估设计存储产品在各应用领域的风险，有效提高产品研发的成功率，减少后端调试困难以缩短产品的开发周期。

## 2) DRAM 介质分析

DRAM 特性分析项目包括时序量测、电流量测、存储阵列坏点、速度等级测试、存储阵列修补等。其重点在于消除潜在 DRAM 坏点、延长寿命和提升可靠性。研究难点包括高速传输下的电平稳定性、数据保留的长期特性以及高堆叠技术的适应性等。具体表现在以下各方面：

①DRAM 电气相关特性种类多，包含电流量测、功耗量测、时序量测、读写数据保持能力、读写干扰、跨温域、单元间干扰等，因此需要为每个特性项设计专门的量化研究与测试方案。

②不同晶圆厂商、不同制程、不同批次产品的介质特性均呈现差异性，因此相关研究需要快速高效，才能及时推出可靠的存储器产品。引入自动化测试、自动化数据分析处理可满足测试时间与测试样本量的要求，因此介质特性定量研究需要完善、复杂的自动化测试系统运行种类繁多、不同测试激励下的介质特性测试。

公司通过对 DRAM 介质的物理和电气特性研究，对 DRAM 内部存储单元漏电、晶体管可靠性、运算放大器的稳定性进行针对性测试。公司基于特性分析数据，进一步完善量产程序，有针对性地设计算法程序，以便筛选不同等级要求的产品。公司利用时效保持实验、自刷新实验、行列交错运算法等极端环境条件完善量产程序的判断标准，有效提升了产品的兼容性覆盖率、数据可靠性、速度等级等重要指标，在提高产品质量的同时，缩短产品开发周期。

发行人针对上述主要技术难点均有所突破与积累，发行人介质特性研究技术相关的核心技术情况如下：

| 序号 | 技术名称        | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                         |
|----|-------------|------|------|---------------------------------------------------------------------------------------------------------------------------------------------------|
| 1  | 先进闪存稳定性检测技术 | 自研技术 | 批量生产 | 通过从闪存块中依预设规则选取部分页面进行检测，减少全面检测所需的时间与资源。系统设置门槛值，快速判断数据错误，并对不稳定的数据及时搬移，避免资料进一步损坏。该方法区分慢页与快页，优先检测稳定性较差的页面，并根据系统空间或繁忙状态动态调整检测策略，有效提升检测效率与资源利用率。该技术通过抽样 |

| 序号 | 技术名称            | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                                                                                                     |
|----|-----------------|------|------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
|    |                 |      |      | 检测和智能筛选，大幅提升闪存资料稳定度检测的效率。其快速检测与数据搬移策略，能及时降低资料丢失风险，增强数据稳定性。此外，该方法有效减少检测过程中的资源消耗，降低运营成本，为产品提供稳定可靠的解决方案，具备广泛的市场应用价值。                                                                                                                                             |
| 2  | 先进闪存页面检测技术      | 自研技术 | 批量生产 | 依序向 Lower Page 和 Upper Page 写入数据后，通过回读 Lower Page 和 Upper Page 之间的数据，统计错误位元（bit）总数，判断是否存在相互影响或写入未完成导致的数据错误。一旦错误位数超过系统预设值，即标记该 Block 为不稳定块，从而筛选出不稳定的存储区域，为后续操作提供依据。通过精确检测 NAND flash 中 Pair Page 的相互影响和数据错误，有效并加速筛选不稳定 Block，提高数据完整性和 NAND Flash 稳定性，降低数据丢失风险。 |
| 3  | 数据保持技术          | 自研技术 | 批量生产 | 通过多次高温存储实验测试确定 NAND Flash 的 Ea 值，再基于 Arrhenius 公式准确地计算出 NAND Flash 在高温下的温度加速因子。可通过高温存储测试以及 NAND Flash 在高温下的温度加速因子较准确地估算出 NAND Flash 在常温下的寿命，从而合理地设计符合产品标准和预期寿命的实验温度与时长。                                                                                       |
| 4  | 特性分析技术          | 自研技术 | 批量生产 | 通过测试 NAND Flash 1st Read Issue 出现后影响的 Page 个数，再使 NAND Flash 在即将第一次读取前进行一次快速且少量的读取操作，降低 NAND Flash 1st Read Issue 出现的概率和严重性，预防其可能导致的读性能降低以及其导致的错误比特率（bit error rate, BER）增加的问题。                                                                                |
| 5  | DRAM 存储单元故障检测技术 | 自研技术 | 批量生产 | 通过对 DRAM 写入特殊的数据类型，利用算法比对读取数据的差异，检测出 DRAM 的故障 bit。该技术可以对 DRAM 的单 cell，双 cell，三 cell 耦合故障有很好的检测准确性和效率。                                                                                                                                                         |
| 6  | DRAM 性能优化测试算法   | 自研技术 | 批量生产 | 对于多叠 Die 的 DRAM 产品，由于制程原因导致 Die 之间的阻抗值会有差异，利用该算法技术可以根据每个 Die 的不同情况，将阻抗值调节到一致标准范围内。该技术可以覆盖不同晶圆之间的阻抗值差异，提升产品整体良率。                                                                                                                                               |

## 2、固件设计技术

存储器的固件（Firmware）是运行在存储设备控制器上的软件程序，负责管理存储介质与主机之间的数据交互及内部操作。固件是存储器的核心，它结合硬件和算法，决定了存储器的性能、可靠性和功能。

随着 NAND Flash 类存储产品在智能终端存储、PC 存储、数据中心存储、工业/车规级存储等方向上的快速发展，存储器固件技术作为实现存储器核心特性的关键要素之一，需要不断适应介质技术和存储接口协议（如 SATA、NVMe、eMMC、UFS）的快速演进更迭，并不断适配新一代信息技术的需求，朝着低功耗、高可靠性、高性能、结合用户场景深度定制等方向发展。

固件技术作为当下存储器技术的核心难点之一，需具备与主机之间的协议交互功能，负责存储数据的分配和管理，包括逻辑到物理地址映射，实现数据的错误检测与纠正

（ECC），保证数据存储的可靠性和安全性。同时由于 NAND Flash 介质具有数据保持、读写干扰、跨温特性、单元间干扰、PE 磨损、最优读电压、SLC/TLC 块 Open 特性、弱块与弱页等特性，存储器的固件在保证高速率的 I/O 数据传输的同时，需具备处理这些特性的能力，确保持存数据的安全。随着闪存存储在各领域应用的不断深入，各类高阶应用特性都要求存储器的固件就相关的关键技术有所突破，结合用户各应用场景深度定制。

公司基于自主研发的存储固件架构，形成了高效的 FTL（Flash Translation Layer）管理技术，涵盖垃圾回收（GC）、错误恢复（ECC）以及缓存优化等关键领域。通过动态数据管理和调度算法，公司布局企业级 SSD、嵌入式存储芯片（eMMC/UFS）等领域，聚焦于提升存储设备的读写性能、耐用性和系统兼容性。

发行人针对上述主要技术难点均有所突破与积累，发行人固件设计技术相关的核心技术情况如下：

| 序号 | 技术名称       | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                                                                                                                          |
|----|------------|------|------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1  | 数据可靠性算法    | 自主研发 | 批量生产 | 针对 NAND 闪存的数据保存方法，以解决长期搁置导致的数据保存错误问题。技术核心在于通过监测每个数据区块的操作状态，动态识别未被操作的冷数据区块，并定期将其数据迁移至新区块。同时，通过对冷数据区块执行充放电操作，释放残留电荷，可进一步有效预防因浮动闸门漏电或老化引发的数据错误，从而提升闪存的数据稳定性与可靠性。该技术通过预防性迁移和充放电操作，有效降低 NAND 闪存长期存放数据的出错率，显著提升数据可靠性，减少重复擦写和漏电对闪存的磨损，延长设备寿命。此外，冷数据区块的动态管理优化了资源利用效率，避免未使用区块的浪费，进一步提升存储性能。 |
| 2  | 性能调优算法     | 自主研发 | 批量生产 | 技术核心在于动态识别目标数据区块，根据操作频率将冷数据与热数据分开管理，并利用先进先出的数据结构队列，将冷数据推送至队列尾部进行冷却。当垃圾回收列表达到预设阈值时，对无效数据区块进行整理，释放空白区块供后续数据写入，有效解决了热数据与冷数据混合导致的资料分散问题。该技术通过冷/热数据分离逻辑显著提升 NAND 闪存的垃圾回收效率，减少无效数据的搬移次数，优化存储资源利用，并降低频繁擦写对设备的磨损，延长设备寿命。此技术在高强度存取环境下，能提供更稳定的效能和更高效的数据管理价值。                                 |
| 3  | 闪存磨损管理优化算法 | 自主研发 | 批量生产 | 此技术用于记录 NAND 闪存中数据块的擦除次数，解决随着容量增大导致的磨损记录表占用过多内存资源的问题。其技术核心在于通过在内存中设置数据块擦除子列表，临时记录擦除信息，当子列表数据达到预设阈值时，将其批次更新至闪存中的数据块擦除总表，并清空子列表以重新记录。该方法通过动态记录与批次更新的结合，显著降低内存资源需求，同时减少总表回存频率，有效延长闪存寿命，提升数据可靠性。                                                                                       |

| 序号 | 技术名称       | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                                                                                                                                                                                                                                            |
|----|------------|------|------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 4  | 对齐写入优化算法   | 自主研发 | 批量生产 | 此技术在检测到数据起始逻辑地址不对齐时，会预先提取完整的初始数据，将第一不对齐数据补齐并写入缓存；随后，针对缓存中的第二不对齐数据（即结束逻辑地址不对齐的数据），利用预先提取的初始数据进行补齐，生成对齐数据，最后将对齐后的数据写入闪存。此方法通过减少多次数据读取操作，有效提升了写入效率。技术通过预先提取完整数据并减少多次读取操作，显著提升小片段数据的随机写入性能（IOPS），有效增强系统运行的流畅性，降低了频繁数据读取对存储资源的消耗，特别适用于如行动装置等高频数据写入场景。                                                                                                                                                     |
| 5  | 介质可靠性算法    | 自主研发 | 批量生产 | 此技术核心体现在将小于或等于 4KB 的系统数据存放于系统数据暂存块，而大于 4KB 的用户数据则存放于用户数据块中。当系统数据达到一个页（Page）的大小时，写入暂存块，暂存块有效数据超过 1/3 时，推入映射表；否则，将有效数据移至新暂存块，并通过 FTL 算法回收旧暂存块。该方法通过降低不必要的擦除操作，有效延长闪存寿命，并提升存储装置在高负载和频繁更新环境下的稳定性。                                                                                                                                                                                                        |
| 6  | FTL 调优算法   | 自主研发 | 批量生产 | 此技术将固件数据的地址转化为物理地址，并按照所述存储信息存储到对应的所述硬件存储区中；释放所述固件数据在所述硬件存储区中的内存。通过上述方法，固件模块和硬件空间资源之间不会直接取用，并且在固件数据存储后对其进行释放，从而有效管理固件数据的内存申请和释放，避免了固件数据对硬件空间资源的浪费，提高对固件的管理效率以及对硬件空间资源的使用效率。                                                                                                                                                                                                                           |
| 7  | 固件内存管理算法   | 自主研发 | 批量生产 | 此技术核心体现在检测 trim 命令是否是对全盘逻辑地址的擦除命令，通过统计多个所述 trim 命令，将多个所述 trim 命令中的逻辑地址排序形成逻辑单元；当所述逻辑单元满足第一预设条件后，擦除所述逻辑单元对应的 map 表中的映射关系。上述方案能够根据不同类型的 trim 命令进行针对性进行擦除，对于每种类型的 trim 命令均可提供较高的擦除效率。                                                                                                                                                                                                                   |
| 8  | 低功耗管理算法    | 自主研发 | 批量生产 | 此技术针对存储功耗应用领域的管理方法，旨在解决长期待机和间歇性工作模式下的功耗问题。其核心在于通过实时监控每个数据区块的访问频率，动态识别低活跃度的冷数据区块，并在适当时机将数据迁移至低功耗存储区域；同时，对长时间未使用的区块实施断电或低频刷新操作，以降低静态漏电损耗，从而提升存储系统的能效与可靠性。该技术通过智能数据迁移和功耗调节，有效降低设备在待机和低负载状态下的能耗，显著延长电池寿命，并避免不必要的存储擦写，减少存储单元磨损，进一步延长设备使用寿命。此外，冷数据区块的动态管理有助于优化资源分配，避免闲置区块浪费，提高存储效率，同时在设备唤醒时能迅速恢复数据访问，确保系统响应速度和稳定性。此方案适用于可穿戴设备、工业物联网（IIoT）以及其他依赖电池供电的设备，如笔记型电脑、平板电脑等对低功耗和高可靠性有严格要求的应用场景，助力设备在有限电源条件下实现最佳性能。 |
| 9  | 数据安全加密算法技术 | 自主研发 | 批量生产 | 固件支持 TCG Pyrite 规范，结合 AES 高级加密标准、ATA 安全命令集及基于哈希值的固件签名验证技术，构建出一套从数据存储、传输到固件完整性全方位覆盖的数据安全防护体系。通过硬件级的 AES-256 加密，此技术提供高效的数据加密保护，配合 ATA Security Feature Set 实现数据锁定与加密擦除，进一步强化                                                                                                                                                                                                                           |

| 序号 | 技术名称          | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |
|----|---------------|------|------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
|    |               |      |      | <p>数据生命周期管理的安全性，确保敏感信息在不同应用场景中的高度防护。在此基础上，固件采用基于加密哈希算法（SHA-256）的签名验证机制，确保固件在加载和更新过程中的完整性与可信性，防止未经授权篡改或恶意代码注入。结合内建的密钥派生与硬件级密钥管理技术，此技术可有效防止未经授权访问及固件篡改风险。</p> <p>针对高性能与高安全性需求，固件通过硬件加速引擎优化加解密过程，兼顾数据安全与系统性能，广泛适用于企业级数据中心、金融政务系统、高性能计算（HPC）平台、工业自动化设备以及边缘计算设备等领域，提供稳定可靠的安全保障，助力企业构建面向未来的高性能数据安全防御体系。</p>                                                                                                                                                                                                                                                                                                                          |
| 10 | 数据持久性与完整性保护技术 | 自主研发 | 批量生产 | <p>固件支持先进的掉电数据保护技术（Power Loss Protection, PLP）与数据恢复技术（Data Recovery Technology），通过固件层的智能算法与数据管理策略，可构建一套即便在缺乏硬件级电源缓冲的情况下，仍能有效降低数据丢失与损坏风险的全面防护机制。</p> <p>在掉电数据保护方面，固件采用基于事务式写入管理与写入顺序控制的策略，确保关键数据在写入闪存时具备一致性。通过多阶段写入确认机制，固件在掉电发生前的极短时间内，可最大限度地完成已提交数据的写入，减少因未完成写入导致的数据不一致问题。此外，固件对于元数据快照与日志记录机制的实时维护可确保文件系统的一致性。</p> <p>在数据恢复方面，固件集成了基于高级错误检测与纠正算法、坏块动态管理与数据结构自愈机制的多层数据修复策略，在设备重新上电时自动执行一致性检查，快速定位并修复潜在的元数据错误或数据损坏，最大程度降低因突发掉电导致的数据丢失风险。此外，固件还支持 SMART 自我监测与故障预警功能，结合实时数据完整性检测，为系统提供主动预防机制，减少潜在故障带来的影响。</p> <p>此技术适用于企业级数据中心、金融交易系统、高性能计算（HPC）平台及工业自动化设备等对数据完整性和系统可靠性要求极高的场景。在确保系统高性能运行的同时，为用户提供稳定可靠的数据安全保障，助力企业构建坚韧的存储安全防线。</p> |

3、存储芯片封装技术

封装为芯片提供物理保护、电气连接和散热等功能。随着摩尔定律放缓，以及“存储墙”“面积墙”和“功耗墙”等制约，超越摩尔定律（即通过多样化发展先进封装技术，实现小型化、轻薄化、高密度、低功耗和功能融合等优点）的发展路线的重要性愈发凸显。因此，先进封装逐渐成为集成电路发展的关键路径和突破口，以多芯片堆叠、FCBGA、SiP、FOPLP、Chiplet、2.5D/3D 为代表的先进封装技术，将突破传统封装技术的物理堆叠极限，解决大容量高密度的存储难题，成为延续摩尔定律及推动产业发展的关键力量。根据 Yole 数据，先进封装工艺将突破超过 50%的封装市场占有率。

近年来，半导体封装技术呈现六大发展趋势，主要包含高速信号传输、高效散热、

小型超薄化、低成本、高可靠性与多层堆叠。由于新一代信息技术对芯片存储密度的需求日渐强烈，在晶圆工艺制程不断演进、提升空间容量密度的同时，先进封装工艺亦能大幅提升存储器的空间容量密度和带宽，多芯片堆叠、SiP 等先进封装技术成为存储器技术发展的重点方向之一。

此外，随着全球 AI 技术应用的热度及普及化，产品不断迭代更新，需求逐步攀升，相关产业链有望持续受益。AI 应用场景亦需匹配具备低延时、高速度性能的存储器产品，依赖低成本的大容量内置存储器替代云计算存储远程数据，解决延时问题，因此大容量存储器的需求将呈几何级增长。上述产品对封装技术工艺要求极高，目前行业内存储嵌入式产品量产的堆叠层数主要集中在 8 层及以下，业内量产的最高水平在 16 层堆叠。

为了加快布局 AI 端侧应用，适应消费者对低延时、高速、大容量存储的需求，公司采用多层芯片堆叠的方式，在满足小体积、超薄厚度的条件下，实现芯片多层堆叠，满足大容量存储的需求，公司目前单颗产品最高可达 32 层 Die 堆叠，具备行业一流的封装技术水平。发行人通过执行基板超薄设计采用测试仿真技术，降低了超薄晶圆封装应力，解决了超薄晶圆切割和取放、多层堆叠应力分布不均、低压力塑封成型、超低线弧引线键合、高精度高密度 Flip Chip 工艺等一系列技术难题。

公司目前芯片研磨工艺中，晶圆厚度可减薄至 25 $\mu$ m，具体工艺包括 SDBG 工艺和压缩塑封工艺，可满足大容量超薄芯片的先进封装需求。公司具备自主研发全自动化高端测试设备的能力，通过结合封装自动化与自研智能制造管理系统，打造国内一流的封装测试及存储模组智能化运营体系。在自主研发测试方面，公司亦是国内首家与国产化替代设备供应商合作的存储企业，率先拥有自主知识产权的国产测试设备，加速推动芯片封装测试工艺自主化国产化，保障公司行业内竞争优势。

针对存储芯片先进封装的发展方向和技术领域，发行人通过不断的技术研发及工艺研发，解决了上述技术难点，发行人存储芯片封装技术相关的核心技术情况如下：

| 序号 | 技术名称     | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                       |
|----|----------|------|------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1  | 激光隐形切割技术 | 自主研发 | 批量生产 | 本技术采用激光隐形切割工艺，提高了超薄晶圆切割工艺能力，突破传统的刀轮切割晶圆工艺，实现超薄晶圆非物理接触的切割方式，降低超薄晶粒在作业过程中的损伤，提升了超薄晶粒的抗压强度，提高了产品可靠性与制程良率，满足不同应用场景需求。本技术同时使用 SLM 技术进行激光控制，通过相位补偿，优化激光光斑形态；同时采用双焦点控制方式，实现实时切割，实时调节光束 |

| 序号 | 技术名称                | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                                                                                                                                                           |
|----|---------------------|------|------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
|    |                     |      |      | 能量分布,提高切割效率、保证切割能力、控制激光能量散射范围、避免芯片功能受损、确保工艺稳定性。                                                                                                                                                                                                                                                                     |
| 2  | 先进 Flip Chip 倒装工艺技术 | 自主研发 | 批量生产 | 本技术的芯片封装工艺步骤包括:在芯片的锡球上涂布助焊剂,将芯片倒装贴片到基板上;芯片和基板在助焊剂的辅助下,通过氮气回流焊进行焊接;焊接完成的芯片在底部残留助焊剂,使用超纯水对残留助焊剂进行高压清洗,再对清洗完的基板实施烘烤除湿;烘烤除湿完成后,在芯片和基板之间的间隙进行点胶作业,然后通过定制的压力烤箱,在高温高压下填充胶与芯片底部助焊剂进行气态反应,芯片和基板得到充分粘合,得到可靠性更高的封装半成品。本技术的工艺方法,通过物理反应,将芯片和基板之间存在的助焊剂残留气化物进行负压清除,使芯片和基板进行充分粘合,提高芯片封装的生产良率和高可靠性。                                 |
| 3  | 多层芯片悬空键合工艺封装技术      | 自主研发 | 批量生产 | 本技术采用悬空模式封装进行超薄芯片焊接,进行弹性键合。此方式在键合时,键合瓷嘴在距离芯片表面设置高度时进行缓慢下降,接触到 PAD 表面时,进行多阶段缓冲并且产生 POWER 和 FORCE,多点的缓冲焊接保证了焊接的稳定性。此方式在超薄悬空键合方面避免了键合过程造成的芯片损伤。                                                                                                                                                                        |
| 4  | FOW 封装工艺技术          | 自主研发 | 批量生产 | 本技术在于把超薄多层芯片堆叠封装,采用 FOW 封装工艺,将每层芯片进行垂直堆叠,满足键合工艺;采用柔性接触,水性包裹方式,进行线路保护及充分贴合;贴合后,采用真空压力进行烘烤、内部空气排除和硬化,确保每一层位置及包裹性完全贴合,满足大容量多层 FOW 封装工艺封装。                                                                                                                                                                              |
| 5  | 压缩塑封技术              | 自主研发 | 批量生产 | 本技术通过高端压缩塑封工艺,降低超薄芯片在传统塑封工艺过程中的模流挤压应力,降低对芯片所产生的应力损伤和线弧变形,减少芯片内部电路短路和隐裂风险,技术核心体现在超薄及高端定制芯片的塑封能力。公司联合国产化塑封设备厂商,解决高端塑封工艺技术国产化难题,成功开发导入型腔厚度自动可调的全自动压缩塑封工艺。本工艺中,在环氧树脂完全熔化后,将芯片基板浸入到熔化的环氧树脂及模具内,无模流影响,对线弧和芯片表面无冲击和压力,满足高端、大容量封装、超薄芯片封装工艺及量产要求。该工艺有效解决了传统工艺中的气孔、冲线、翘曲等问题,满足了高端芯片封装对超薄塑封的高精度要求,为芯片提供了可靠的物理保护,显著提升了产品质量和可靠性。 |

#### 4、存储产品测试解决方案开发技术

人工智能、物联网、大数据等新一代信息技术的持续发展,对存储产品的性能和稳定性方面有着极高要求,因此需要采用先进可靠的测试技术来进行验证和保障。

存储产品测试技术需具备深入的介质分析能力,以全面掌握各类潜在失效模式。此外,扎实的底层算法研究能力、软硬件开发能力及测试方案开发能力,可进一步构建完善的测试技术解决方案。随着 NAND 与 DRAM 技术的持续演进,存储产品测试也在不断升级,推动相关测试方法与设备的创新与优化。行业内存储产品测试能力主要体现在存储协议标准的覆盖范围、测试平台的适配能力、测试算法针对失效模式的覆盖深度,

以及测试频率是否符合产品质量标准要求。

针对上述技术难点，公司建立了覆盖超微、高通、展锐、联发科、瑞芯微、英特尔、海光信息、龙芯等 CPU 及 SoC 厂商的联合生态体系。通过持续研发优化测试算法和测试软件，公司已开发出多种核心产品研发验证方案及测试系统，布局于 LPDDR/DDR/UFS/eMMC/NAND 产品的实验室研发测试及系统级存储产品测试，从而提升产品的兼容性和可靠性。

公司从 2020 年开始聚焦基于全自动化高端测试设备的存储产品测试方案开发，自主开发了 DRAM 系统测试方案、NAND Flash 系统测试方案、高速高频 ATE 测试方案等，依托多项专利构建了产品的全面测试解决方案能力，结合封装自动化进一步强化公司产品的市场竞争力和客户认可度。

公司持续的技术积累与创新，确保了自身在存储产品测试能力的全面提升，助力产品在性能和质量上达到更高标准，同时为行业技术的长远发展奠定了坚实基础。

在存储产品测试解决方案开发技术方面，公司创新研发，形成的核心技术如下：

| 序号 | 技术名称              | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                  |
|----|-------------------|------|------|------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1  | DRAM 系统级自动化测试平台技术 | 自主研发 | 批量生产 | 货架式管理产品测试用例，集成多种自研测试算法和知名算法，包含白盒、灰盒、黑盒，跨越多条件多平台多架构，实现全自动测试。                                                                                                |
| 2  | 闪存老化测试平台技术        | 自主研发 | 批量生产 | 技术通过一站式部署、自动化测试流程与模式管理，可实现无人值守，降低生产成本，提升生产效率；技术方案支持多模式切换和参数自定义，可灵活配置不同闪存类型和不同场景温度；宽温域分布式精准控温，可实现正负 0.1 摄氏度的温度精度，能够更精准验证闪存的耐久性和稳态性能，保证终端产品的可靠性，从而延长产品的生命周期。 |
| 3  | 多设备生产测试装备技术       | 自主研发 | 批量生产 | 自主研发自动化生产测试装备，利用多插槽结构接入 NVMe SSD，将测试命令分解为多个子线程任务并分发送至子线程队列；通过效能监控机制有效提升多设备同步测试效率。基于精确的读写效能监控，更准确地评估设备性能，减少测试偏差。该装备技术用于生产测试、质量检测及研发验证，有助于缩短产品上市周期并提升生产效率。   |
| 4  | 内存测试装备技术          | 自主研发 | 批量生产 | 自主研发自动化生产测试装备，使用 PC 主板对 DDR 颗粒进行产品测试，利用网络通讯把测试的 log 讯息发送给远程上                                                                                               |

| 序号 | 技术名称                   | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                                                                                                                                                                                                                                                           |
|----|------------------------|------|------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
|    |                        |      |      | 位机，可远程控制测试现场的测试机台进行测试。本测试装备集成了一套信息采集与信息传输模块，可以实时监控测试情况，并根据测试情况远程操作测试系统，进行调试。                                                                                                                                                                                                                                                                                                                                        |
| 5  | 自主知识产权的<br>DRAM 测试技术体系 | 自主研发 | 批量生产 | <p>以国际主流 ATE 为基础，通过自研控制软件与数据分析算法，实现对 DRAM 多电源轨（VDD/VDDQ/VPP）在不同工作状态下的 IDD、IDDQ、IPP 等电流参数的并行采样与特征分析，实现封装、电性及早期失效缺陷的高效识别。</p> <p>自主开发覆盖 March 系列、MATS、PingPong 及 Row Hammer 的 DRAM 专用逻辑测试算法，通过对 ATE 时序、激活频率及访问顺序的精细控制，模拟高强度行干扰与耦合失效场景。</p> <p>调整高速数字通道与采样窗口，实现 DQ Eye Diagram 构建及 Timing / Rank Margin 自动分析，为高速 DRAM 接口设计与验证提供数据支撑。构建可编程 DRAM 时序参数引擎，实现对 tRC、tRFC、tFAW、tWTR 等关键参数的灵活配置与组合测试，快速适配不同厂商与规格的 DRAM 产品。</p> |
| 6  | 闪存可靠性测试系统              | 自主研发 | 批量生产 | <p>本技术通过对闪存块内各页进行非顺序读取测试，根据预设算法动态生成跳跃式页面访问序列，对存储单元进行可靠性筛测，并依据误码率测试结果识别坏块，生成坏块表。该技术打破传统顺序读取模式下相邻存储单元干扰屏蔽效应，提高可靠性薄弱单元检出能力，提升筛测覆盖率，降低漏筛风险，有效保障闪存产品可靠性和使用寿命。</p>                                                                                                                                                                                                                                                        |
| 7  | 芯片功耗测量技术               | 自主研发 | 批量生产 | <p>本技术通过在印刷电路板上设置多个电源功耗测试区，每个测试区对应连接一路电源通道，并集成主控模块、开关模块、电阻模块和电压比较模块，实现多路电源功耗的同步测试；通过主控模块控制不同电阻接入，适配 uA、mA 等不同电流量程，并在大电流场景下进行保护。该技术可嵌入设备、模组或芯片测试系统中，替代传统电流台表手动切换测试方式，提升多路电源功耗测试效率、便携性和测试自动化水平。</p>                                                                                                                                                                                                                   |
| 8  | 芯片老化温控装置技术             | 自主研发 | 批量生产 | <p>本技术通过通信板与多个老化温控板协同控制，对待测芯片进行独立温度管理和老化测试；采用温度传感器实时监测芯片温度，并通过加热模块实现精准控温，可根据测试需求对不同工位进行独</p>                                                                                                                                                                                                                                                                                                                        |

| 序号 | 技术名称   | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                         |
|----|--------|------|------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
|    |        |      |      | 立调节。该技术突破传统老化柜集中加热方式存在的升温慢、功耗高及温度分布不均等问题，提高老化测试温度控制精度和测试一致性，降低设备能耗，提升存储芯片可靠性验证效率。                                                                                                 |
| 9  | 自动校准系统 | 自主研发 | 批量生产 | 本技术通过电流调节模块、电阻模块、精密电流测量模块、校准模块及控制模块协同工作，对待校准电流板进行自动化校准；控制模块获取电流板电流数值与精密电流测量模块电流数值之间的差值，并发送控制指令完成校准操作，使普通电流板经校准后可用于芯片测试。该技术可替代直接采用精密电流模块进行批量检测的方式，降低测试设备采购及使用成本，提升电流检测一致性和芯片测试稳定性。 |

5、存储器产品设计技术

存储器产品广泛应用于 AI 智能终端（如：智能手机、AI PC、智能平板、智能穿戴产品、机器人等）、AI 数据中心（如：数据库、虚拟化及云计算、大数据与分析等）、机器人、智能汽车、工业及医疗设备等领域。

不同领域的复杂的应用要求和环境，以及一些新兴应用的不断诞生，要求存储产品在满足极致性能与扩展性的同时，通过智能化实现极简运维和极高的安全韧性，并以灵活、高效的绿色方式交付，与应用生态无缝融合。未来的存储系统将升级为兼具智能、安全、弹性、可持续发展的数据平台。

未来存储产品的需求除了应满足基础的容量、性能、可靠性和耐久性、工作环境、功耗与散热、协议和接口等需求外，以下核心设计需求则是产品竞争的关键：

定向型的场景化与工作负载匹配为产品设计的第一要义，而具体需求因场景而异。如企业核心数据库要求极致稳定的低延迟、高随机读写 IOPS、强一致性；AI/ML 训练要求超高顺序读带宽（用于读取海量数据集），以及高耐用性；视频监控要求 7x24 小时高码流顺序写入能力，注重成本；个人消费级则需在成本、功耗、性能间取得平衡，关注爆发性能。

产品的成本与经济效益同样尤其重要，需重视总成本，不仅是采购成本，还包括电力、散热、运维、空间占用等。此外还应通过去重、压缩、精简配置等技术提升有效容量，降低成本，并在全闪存（SLC/MLC/TLC/QLC）、混合存储、全硬盘之间做成本和

性能的权衡。

同时，产品需满足数据安全与韧性，支持静态数据加密、安全擦除、防勒索与逻辑保护并通过 RAID、多路径、双活/多活、异地复制等架构设计实现高可用与容灾。

面对如此复杂的应用需求，时创意通过多年的行业和技术沉淀，以及人才和大量的项目经验积累，具备满足上述存储产品开发生产的能力，可以全链条完成符合现有和未来 AI 需求的存储产品开发和系统整合。具体能力体现如下：

### 1) 核心软硬件设计与工程能力

由于 PCIe NVMe SSD、DDR5 内存等产品信号速率极高，信号完整性和电源完整性设计对于其性能稳定性至关重要。公司掌握阻抗匹配、串扰控制、电源去耦等关键技术，能够设计高速、高密度的封装载板以及 PCB 电路板。

此外，公司具备自主的固态硬盘和嵌入式存储芯片固件开发能力，具体包括 FTL 闪存转换层管理、磨损均衡、垃圾回收、坏块管理、ECC 纠错、温度与功耗管理、安全加密功能等，能针对不同客户（如超算、游戏、工业）的需求，定制固件以优化性能、延迟或可靠性。

公司同时深刻理解并有能力整合存储控制器、DRAM 缓存、电源管理芯片、电容等元器件，可以进行主控选型、二次开发（与固件配合）和协同优化。

### 2) 先进的封装、测试及制造工艺

为了加快适应 AI 智能终端和 AI 数据中心对存储器小型化、低延时、超高速、大容量等关键需求，公司自研封装工艺采用多层芯片堆叠的方式，在满足体积小、厚度薄的条件下，实现芯片的多层堆叠，满足大容量存储的需求，单颗产品最高可达 32 层 Die 堆叠。公司目前已成功导入 SDBG 隐形切割工艺，可以使晶圆厚度减薄至 25 $\mu$ m；塑封工艺已成功导入 C-molding 封装，可以使产品封装厚度薄至 0.6mm，处于行业先进水平；公司掌握的先进倒装工艺可实现 UFS3.1、UFS4.1 产品的量产。DRAM ATE 超高速率测试能力可达到 11,000Mbps，能够完美满足 AI 数据中心对 LPDDR 的当前标准（8,533Mbps 与 9,600Mbps 速率）以及下一代产品的测试要求。

此外，公司具备高精度、高良率的表面贴装生产线，可以处理微小元器件，应对 BGA 封装的 NAND 和主控芯片，可实现高密度 SMT 贴装。公司掌握特殊工艺处理方

案，可以设计并应用高效的散热片、导热硅脂/垫片、均热板，以确保产品高速运行下的稳定性，并提供散热解决方案；公司还具备三防涂层、加固结构设计、抗震动/冲击等特殊工艺能力。

### 3) 系统集成与软硬件协同优化能力

公司联合 CPU 及 SoC 平台厂商，协助客户（如 AI 手机、AI 服务器、AI PC、机器人等）解决存储器在系统级别的兼容性问题、性能调优问题，并根据特定应用场景，在硬件设计、固件算法、散热方案上进行深度定制化解决方案。

凭借长期的研发经验、稳定的供应保障、完整的售后服务，公司嵌入式存储芯片产品具备高质量、高可靠性的特点，符合 AI 手机、AI 平板、机器人、智能穿戴、POS 机、车载应用、无人机、全景相机、5G 模块等高标准客户要求，通过联发科、高通、紫光展锐、全志科技、晶晨半导体、瑞芯微电子、恒玄科技、星辰科技等国内外 SoC 原厂以及安卓、Linux 等操作系统严格的认证体系，并针对机器人应用与全志科技共同建立联合实验室，以提供更成熟、稳定的解决方案。

另外，针对 PC 品牌商、PC OEM 厂商、装机商等 PC 前装市场，公司存储模组涵盖消费级固态硬盘、内存条等产品，具有高性能、高品质的特点，符合预装客户的高标准要求。在国产化系统体系下，公司 SSD 产品和内存模组已陆续适配龙芯、鲲鹏、飞腾、兆芯、海光等国产 CPU 平台以及 UOS、麒麟等国产操作系统。在 X86 架构的体系下，公司的产品正在通过 Intel 和 AMD 认证，获得整机厂商广泛认可和批量采购。

公司在存储器产品设计技术领域相关的核心技术情况如下：

| 序号 | 技术名称         | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                                                                                                                                  |
|----|--------------|------|------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1  | SSD 硬件设计技术   | 自主研发 | 批量生产 | 此技术使用 SSD 控制器和 UFS 存储芯片制作 SSD，通过使用 UFS 内部的存储颗粒制作足容 SSD，同时使用 UFS 内部控制器和 SSD 控制器的双控制器，优化数据传输过程中的性能、增强 ECC 纠错、磨损均衡、读写干扰、映射表管理、垃圾回收、坏块管理等指标，增加产品可靠性和寿命。技术通过外围控制电源电路和计时模块，可进一步优化产品的动态功耗，减少模块的散热，达到优化产品性能、可靠性和增加产品使用寿命以及用户使用感受的效果，增加公司产品在市场的竞争力。 |
| 2  | SSD 侦测温度设计技术 | 自主研发 | 批量生产 | 此技术通过在主控模块和 Nand Flash 之间添加温度传感器，侦测 SSD 和外界环境的温度变化，使产品在使用过程中更加可靠稳定。                                                                                                                                                                        |

| 序号 | 技术名称                    | 技术来源 | 所处阶段 | 核心技术描述及价值                                                                                                                              |
|----|-------------------------|------|------|----------------------------------------------------------------------------------------------------------------------------------------|
| 3  | 多种兼容 BGA 设计技术           | 自主研发 | 批量生产 | 此技术研发设计兼容至多种不同的 BGA 封装,减少研发人员设计 PCB 的时间,减少印刷电路板的制备成本,使得备库更简单,更有竞争力。                                                                    |
| 4  | PSSD 安规设计技术             | 自主研发 | 批量生产 | 此技术在 PSSD 合理的位置设计浪涌/EMI/ESD,从而起到保护电路的作用,使产品在使用过程中更加可靠稳定。                                                                               |
| 5  | 内存过孔等长控制的技术             | 自主研发 | 批量生产 | 在内存产品设计中,不同的过孔应用不同的传输速率比,并将比值应用到信号的等长控制中,缩小走线等长误差范围。此方法可解决内存产品时序不匹配、工作不稳定等一系列影响内存产品正常工作的问题,增加公司产品在市场的竞争力。                              |
| 6  | 封装产品阻抗设计技术              | 自主研发 | 批量生产 | 此技术通过研究介质变化对基板塑封前后高速信号完整性的影响,并结合仿真、实测等,改良设计参数,提高信号的质量、增强产品的兼容性和可靠性,提升封装产品的竞争力。                                                         |
| 7  | 软硬结合板设计技术               | 自主研发 | 批量生产 | 此技术可以根据不同产品应用场景的需求,如载体形状、尺寸大小、应力变化、结构稳定性等,扩大硬件电路板的使用场景。提升产品在应用上的灵活性、可靠性、多样性。                                                           |
| 8  | 封装产品焊盘设计技术              | 自主研发 | 批量生产 | 此技术通过分析、优化焊盘的尺寸、形状、距离以及阻焊开窗的形式,使塑封填充物的流通性增强,避免了因填充不完全导致的空洞风险,解决了成品焊盘因制造误差导致的封装不良问题,提高了生产的稳定性,从而提升产品生产良率。                               |
| 9  | 阶梯板产品设计技术               | 自主研发 | 批量生产 | 阶梯板可以应用于特殊结构产品的高速信号传输设计,可以解决高密度布局产品的信号传输损耗难题,保证了信号传输一致性和完整性需求,从而提高了产品设计的可靠性。                                                           |
| 10 | 倒装工艺产品硬件设计技术            | 自主研发 | 批量生产 | 此技术通过硬件设计优化倒装区域的焊盘、走线以及阻焊形式等设计,从而提升了焊接良率,减少生产过程中产生的硬件不良问题,增强了产品硬件可靠性。                                                                  |
| 11 | 封装基板双层设计技术              | 自主研发 | 批量生产 | 此技术聚焦于硬件基板的双层共面设计,双层基板可通过共面波导设计方案,实现高速信号产品的信号完整性需求。相较四层基板设计更具备成本和制造周期优势,实现降本增效的目的,提升产品竞争力。                                             |
| 12 | 存储芯片的测试方法、装置、设备及存储介质    | 自主研发 | 批量生产 | 此技术通过 SSD 主控自动化测试 BGA 存储芯片,并进行分级,再用机械手进行分类放置。减少了人力成本和增加了存储芯片测试的可靠性。                                                                    |
| 13 | 存储设备、存储设备的通信数据切换方法和模拟开关 | 自主研发 | 批量生产 | 此技术通过负载开关与模拟芯片组合使用,工作时可以自动接通所需的连接器,而断开到其他连接器的 D+/D-信号,两个接口使用不同的信号线进行信号传输,避免天线干扰。<br>可以实现多接口设计的信号切换,避免 USB 设备多接口设计时共用同一组信号线导致的信号天线干扰问题。 |
| 14 | 具备远程预警与数据加固的 SSD        | 自主研发 | 批量生产 | 提供一种自维持式 SSD 断电数据保护系统,通过内置电池周期唤醒 SSD 执行数据刷新,突破                                                                                         |

| 序号 | 技术名称        | 技术来源 | 所处阶段 | 核心技术描述及价值                               |
|----|-------------|------|------|-----------------------------------------|
|    | 断电长期保持系统及方法 |      |      | JEDEC 保持期限, 实现断电环境下延长 SSD 数据保质期, 避免数据丢失 |

## (二) 发行人的研发水平

公司始终高度重视科技创新, 持续投入资金和人员开展技术研发工作, 并大力推动研发成果的转化和在生产实践中的应用, 具备丰富的在研项目储备。公司在研项目均立足于产业政策、市场需求和自身战略规划, 具备一定的前瞻性。

公司现有在研项目覆盖嵌入式存储芯片以及存储模组产品, 基于全自动、智能化等研发方向进行开发, 以适应当前主流的各种智能应用场景。公司正在积极布局全自研固件算法、先进封测与算法开发等技术领域, 采用先进的工艺节点和低功耗设计技术, 应用高速传输、强兼容性、便携设计、高效散热、数据安全、耐用性、智能管理、节能环保、多功能接口和大容量等创新点, 不断增强公司的核心竞争力, 延伸公司的价值链条。

发行人主要在研项目情况如下:

| 序号 | 类别      | 研发项目            | 项目介绍                                                                                                                                                                                                                                                                                    | 项目阶段 | 技术来源 |
|----|---------|-----------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|------|
| 1  | 嵌入式存储芯片 | eMMC 5.1 自研产品开发 | 本项目基于全自研固件算法全面支持 MLC/TLC/QLC Nand 介质, 开发支持 eMMC5.1 协议标准的存储芯片产品, 各项自研专利算法的实现为产品带来高可靠性, 其低功耗的特性适配当前主流的各种智能应用场景。                                                                                                                                                                           | 开发阶段 | 自主开发 |
| 2  | 嵌入式存储芯片 | UFS 2.2 自研产品开发  | 本项目面向 UFS 2.2 协议标准开发全自研固件算法, 全面支持 TLC/QLC 多种 Nand Flash。针对 QLC 在大容量介质可靠性的瓶颈, 项目以介质状态分析为基础, 持续追踪阈值电压漂移、动态校准读取参考电压, 联动自适应重读与软判决解码, 将误码抑制于纠错能力内, 确保 QLC 在全生命周期与宽工况下的可靠性。并引入冷热数据标签机制差异化管理数据布局, 缓解 QLC 写入性能瓶颈, 同时以 Write Booster (WB) 的 SLC 缓存加速写入。本产品兼顾大容量与成本效益、强化数据保护, 适应嵌入式主流 UFS 存储应用需求。 | 开发阶段 | 自主开发 |
| 3  | 嵌入式存储芯片 | UFS 3.1 自研产品开发  | 本项目面向 UFS 3.1 协议标准开发存储芯片产品, 率先导入自研 RAID 冗余保护固件算法, 跨越传统算法难以企及的协议理论速度, 实现 1TB 大容量与 QLC 闪存的导入。项目依托自研 RAID 对介质特性深度分析, 动态调适冗余编排与数据布局, 于阵列层级构筑跨芯片的容错与重建能力, 在大容量 QLC 下维持高水平数据完整性与可靠性。性能层面, 产                                                                                                   | 开发阶段 | 自主开发 |

| 序号 | 类别      | 研发项目             | 项目介绍                                                                                                                                                                                                                                                                                                                                  | 项目阶段 | 技术来源 |
|----|---------|------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|------|
|    |         |                  | 品支持 HPB 与 WB：前者将映射表缓存至主机端内存以提升随机读取，后者以 SLC 缓存提升写入速度。产品兼具高性能、低功耗与高可靠，适用于如高阶智能手机等高速嵌入式场景。                                                                                                                                                                                                                                               |      |      |
| 4  | 嵌入式存储芯片 | LPDDR5X 产品开发     | 本项目旨在设计为移动设备提供更高的内存带宽和更低功耗的 LPDDR5X 315/245/496 Ball 产品，该产品主要应用于智能手机、AR/VR 设备、笔记本等终端设备。与前代 LPDDR5 相比，LPDDR5X 的数据传输速率提高了 50%，可达 9,600Mbps。通过采用先进的工艺节点和低功耗设计技术，LPDDR5X 的功耗较 LPDDR5 显著降低。项目通过自主研发 DRAM 测试方法与系统级测试方案，可进一步增加测试覆盖率、提升测试效率、降低测试成本、加强自动化测试水平，更精准地提高产品良率和可靠性。                                                                  | 开发阶段 | 自主开发 |
| 5  | 嵌入式存储芯片 | UFS 4.1 自研产品开发   | UFS 4.1 相较于 UFS3.1 的总带宽理论值 23.2Gbps，已提升两倍至 46.4Gbps，为旗舰型消费性电子产品中必要的存储芯片产品。本项目将基于支持 UFS 4.1 协议标准，开发全自研固件算法，实现应用先进的主控硬件加速功能，突破固件必要消耗而导致更难匹配前端效能的瓶颈，并深入研究 UFS 4.1 系列的 HID 与 FBO 功能，基于碎片化处理机制之相关研究成果，提出多项发明专利，除完成既有协议功能（Partial Flush Modes of WriteBooster/Advanced RPMB/RPMB purge 等）外，亦同步进行预研衍伸功能开发（Pre-Erase 等 UFS5.0 功能下沉），优先布局市场应用。 | 预研阶段 | 自主开发 |
| 6  | 嵌入式存储芯片 | 工业级 UFS 自研产品开发   | 本项目面向工业控制、智能制造、轨道交通、智能网关及高端物联网终端等应用领域，项目开发符合 JEDEC 标准的新一代高性能、高可靠性工业级存储解决方案。<br>项目基于公司自主研发的固件架构，全方面支持 UFS 3.1/4.1 标准协议，支持工业级宽温工作环境（-40℃~+85℃）。通过增强型数据管理、可靠性保障及宽温工作能力设计，实现工业场景下长期稳定运行和高速数据存取需求。项目完成后，公司将形成工业级 UFS 产品及相关核心知识产权，进一步完善公司在高端嵌入式存储领域的产品布局，提升公司在工业控制、智能制造、等市场的竞争力。                                                            | 预研阶段 | 自主开发 |
| 7  | 嵌入式存储芯片 | 工业级 LPDDR5X 产品开发 | 本项目产品主要面向工业自动化、边缘 AI、数据通信等工业终端应用领域，提供自主可控的高性能、高可靠性存储解决方案。<br>项目基于公司已量产的 LPDDR5X 项目进行工                                                                                                                                                                                                                                                 | 预研阶段 | 自主开发 |

| 序号 | 类别   | 研发项目                        | 项目介绍                                                                                                                                                                                                                                                                 | 项目阶段 | 技术来源 |
|----|------|-----------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|------|
|    |      |                             | 业级衍生产品开发，增加工业宽温适应能力，温度范围-40℃~95℃；通过工业级的基板材料和覆盖高低温的 ATE 测试系统来保证产品的工规级品质。                                                                                                                                                                                              |      |      |
| 8  | 固态硬盘 | PCIe 5.0 SSD DRAM-Less 项目开发 | 本项目通过 DRAM-Less 设计，采用第四代 ECC 纠错技术，支持 ONFI5.1/Toggle5.0 接口，适配最新闪存颗粒。通过软硬件协同设计，本项目能大幅降低硬件成本与功耗；项目针对笔记本电脑优化散热设计，无需额外散热模块。结合上述技术，PCIe 5.0 SSD DRAM-Less 在 PC /OEM 领域发挥重要作用。                                                                                              | 开发阶段 | 自主开发 |
| 9  | 内存模组 | CUDIMM 内存模组开发               | 本项目的核心技术在于其增加时钟驱动器（CKD），通过优化时钟信号的传输和再生，CUDIMM 能够显著提升内存的传输速率和稳定性，降低延迟，具有广泛的兼容性和应用前景。                                                                                                                                                                                  | 预研阶段 | 自主开发 |
| 10 | 内存模组 | LPCAMM2 内存模组开发              | 相较于传统的 DDR5 笔记本内存条，本项目产品尺寸节省 60%的空间。新型压缩连接方式，可进一步减少信号衰减并支持模组更换。自主开发的 LPCAMM2 内存模组产品采用公司自行封测的 LPDDR5X 颗粒，实现公司晶圆封测到模组产品的一体化模式，提升了公司在高端产品的研发设计能力。                                                                                                                       | 预研阶段 | 自主开发 |
| 11 | 移动存储 | USB4.0 PSSD 模组开发            | 相较于 USB3.2 Gen2x2 方案，本项目开发的 USB4.0 PSSD 速率高达 40Gbps，产品性能提升 100%。容量方面，USB4.0 PSSD 最高支持 32TB，可满足高端客户需求。USB4.0PSSD 兼容 Thunderbolt 3、USB 3.2、USB 2.0 等多种协议，满足与现有设备的广泛兼容性。USB4.0 PSSD 通过高速传输、强兼容性、便携设计、高效散热、数据安全、耐用性、智能管理、环保节能、多功能接口和大容量等创新点，显著提升了用户体验，满足现代用户对便携存储设备的高要求。 | 预研阶段 | 自主开发 |
| 12 | 固态硬盘 | 企业级 SSD                     | 本项目开发的固态硬盘产品专为数据中心、云计算、AI 等高性能场景设计，具备高可靠性与可维护性、数据安全与合规性，并通过技术创新与国产化突破，成为数据中心的核心存储方案。产品采用 PCIe5.0/6.0 及 SATA 接口，外形包含了 2.5 寸 U.2/U.3;M.2;E1.S / E1.L 等不同规格，采用高性能的 TLC/QLC 芯片。配合时创意自有硬件和固件设计。具有高性能高可靠性，低延时，大容量等特性。在政策与市场需求驱动下，产品及应用场景渗透率将持续提升。                          | 预研阶段 | 自主开发 |
| 13 | 内存模组 | 企业级内存                       | 本项目开发的内存模组专为数据中心、云计算、AI 大模型训练、超算中心等高性能场景设计，具备高可靠性、低延迟及纠错能力。产                                                                                                                                                                                                         | 预研阶段 | 自主开发 |

| 序号 | 类别   | 研发项目     | 项目介绍                                                                                                                                                                                                                                                                                                                                                        | 项目阶段 | 技术来源 |
|----|------|----------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|------|
|    |      |          | 品采用 DDR5 及以上的通讯接口。通过数据颗粒与 ECC 颗粒的协同工作，可纠正单通道 X4/X8 颗粒内的错误，以保障设备稳定运行。产品为标准化设计外形，符合 JEDEC 标准可广泛应用于主流数据中心服务器和新型的 AI 服务器。并能很好的适配如 Dell、HPE、Lenovo、Inspur、SuperMicro 等主力服务器机型                                                                                                                                                                                    |      |      |
| 14 | 内存模组 | SOCAMM   | 本项目开发的 SOCAMM 通过采用 LPDDR5X 模块化设计，支持拆卸更换，解决了传统板载式 LPDDR5X 无法更换的痛点，凭借高带宽（9600MT/s 速率，单模块可实现超 100GB/s 的带宽能力）、低功耗（依托 LPDDR5X 本身的低电压特性，再搭配优化后的封装工艺，从底层就具备低功耗的基础）、小尺寸（整体尺寸固定为 14×90 毫米，相比服务器内存模块 RDIMM，其体积仅为前者的三分之一）和大容量（采用四颗 16Gb 芯片堆叠的设计，单模块容量就能达到 128GB，该容量足以满足多数中高端 AI 服务器单次处理大规模数据集的需求）等优势，广泛应用于 AI PC、边缘 AI 设备、车载 AI 系统以及轻量 AI 推理服务器等场景，完美适配不同 AI 场景的差异化需求。 | 预研阶段 | 自主开发 |
| 15 | 移动存储 | MFI PSSD | 本项目旨在设计一款支持 MFi 规范，实现与 iOS 设备的无缝协作和功能扩展的 PSSD。此款移动硬盘采用新制程的 3D TLC/QLC 作为存储介质，支持 USB 3.2 Gen 2x2 和 Thunderbolt 3 等高速传输协议，读写速度高达 2000MB/s，能够满足用户高速读写需求的同时兼顾了微型，携带方便，即插即用，兼容性强大等移动存储的特点。                                                                                                                                                                       | 开发阶段 | 自主开发 |
| 16 | 移动存储 | SD 7.0   | 本项目开发的 microSD Express/SD Express 技术的创新移动存储产品，该产品利用 PCIe 接口实现超高速数据传输（最高可达 985MB/s），远超传统 microSD/SD 卡，显著提升移动设备的读写性能。项目聚焦于高速、兼容性设计，向下兼容 microSD/SD 接口。目标应用场景包括高端笔记本、AI 工作站、高端游戏机等，旨在为用户提供高效、高速、可靠的存储解决方案，推动移动存储技术革新。                                                                                                                                          | 开发阶段 | 自主开发 |
| 17 | 移动存储 | 车载 U 盘   | 本项目专为车载场景开发高可靠性存储解决方案，核心功能集成行车记录与哨兵模式，支持高清视频实时录制与多设备回放（兼容智能手机/电脑）。为满足车用安防严苛环境下的应用需求，产品具备宽温耐受性、高耐久性及持续写入稳定性；同时通过防尘认证与抗震测试，具备抗电磁干扰能力，保障复杂环境下数                                                                                                                                                                                                                 | 开发阶段 | 自主开发 |

| 序号 | 类别      | 研发项目                | 项目介绍                                                                                                                                                                                                                                                                                                                                                                                                                                              | 项目阶段 | 技术来源 |
|----|---------|---------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|------|
|    |         |                     | 据存储与传输的可靠性。                                                                                                                                                                                                                                                                                                                                                                                                                                       |      |      |
| 18 | 移动存储    | 大容量 micro SD 开发     | 本项目旨在开发我司首款 1TB 以上 micro SD 产品。这一突破性成果为监控、运动相机等设备，提供了坚实可靠的核心解决方案，它不仅解决了存储容量与速度的瓶颈问题，推动了移动存储技术的整体进步。                                                                                                                                                                                                                                                                                                                                               | 预研阶段 | 自主开发 |
| 19 | 固态硬盘    | mSSD 项目开发           | 本项目通过芯片级集成封装 (SiP) 设计，将主控、NAND 闪存、PMIC 及无源元件整合至单一封装体内，支持 PCIe Gen4×4 接口。通过封装内高速信号互连与卡扣式散热拓展卡设计，本项目实现 M.2 2230/2242/2280 多规格灵活适配，大幅减少板级焊接点，提升产品可靠性与信号完整性；项目针对 AI PC、轻薄本及空间受限设备优化体积与散热，无需额外 PCB 设计即可派生多形态产品。结合上述技术，mSSD 在 PC/OEM 及嵌入式高速存储领域发挥重要作用。                                                                                                                                                                                                  | 预研阶段 | 自主开发 |
| 20 | 固态硬盘    | AI SSD 项目开发         | 本项目通过上位机与高速存储协同设计，采用 PCIe Gen4×4 接口，集成桌面应用、推理引擎与高速存储的一整套本地 AI-SSD 推理服务，适配最新 NAND 闪存颗粒。通过模型权重与缓存冷数据智能下沉机制，本项目能突破设备显存容量硬限制，使大语言模型在显存不足的设备上稳定运行，降低端侧 AI 部署的硬件门槛；项目针对 AI PC 与消费级设备优化上位机交互与数据调度，无需高端显卡即可实现本地大模型推理。结合上述技术，AI SSD 在 PC/OEM 及端侧 AI 领域发挥重要作用                                                                                                                                                                                               | 预研阶段 | 自主开发 |
| 21 | 嵌入式存储芯片 | 车规级 eMMC 5.1 自研产品开发 | <p>本项目面向全球乘用车和商用车的自动驾驶/智能座舱/智能底盘/T-BOX/360° 环视及倒车影像/前视一体机、低速商用无人车和特种车辆的自动驾驶等应用领域，项目开发符合 IATF 16949 汽车质量管理体系、ISO 26262 汽车电子功能安全管理体系的新一代高性能、高可靠性车规级存储解决方案。</p> <p>本项目基于全自研固件算法全面支持 MLC/TLC/QLC Nand 介质，开发支持 eMMC 5.1 协议标准的车规级存储芯片产品，支持车规产品 AEC-Q100 Grade 2/1 宽温工作环境 (-40°C ~ +105°C/125°C)，通过增强型数据管理、可靠性保障及宽温工作能力设计，实现车规级产品应用场景下长期稳定运行和高速数据存取需求。</p> <p>项目完成后，公司将形成车规级 eMMC 5.1 产品及相关核心知识产权，进一步完善公司在高端嵌入式存储领域的产品布局，提升公司在全球乘用车、商用车及特种车辆等市场的竞争力。</p> | 预研阶段 | 自主开发 |

| 序号 | 类别      | 研发项目           | 项目介绍                                                                                                                                                                                                                                                                                                                                                                                                                                                                                        | 项目阶段 | 技术来源 |
|----|---------|----------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|------|
| 22 | 嵌入式存储芯片 | 车规级 UFS 自研产品开发 | <p>本项目面向全球乘用车和商用车的自动驾驶/智能座舱/智能底盘/T-BOX/360°环视及倒车影像/前视一体机、低速商用无人车和特种车辆的自动驾驶等应用领域,项目开发符合 IATF 16949 汽车质量管理体系、ISO 26262 汽车电子功能安全管理体系的新一代高性能、高可靠性车规级存储解决方案。</p> <p>本项目基于公司自主研发的固件架构,全面支持 QLC Nand 介质,开发支持 UFS 3.1/4.1 标准协议,导入自研 RAID 冗余保护固件算法,跨越传统算法难以企及的协议理论速度,实现 1TB 大容量与 QLC 闪存的导入;支持车规产品 AEC-Q100 Grade 2/1 宽温工作环境(-40°C ~ +105°C/125°C),通过增强型数据管理、可靠性保障及宽温工作能力设计,实现车规级产品应用场景下长期稳定运行和高速数据存取需求。</p> <p>项目完成后,公司将形成车规级 UFS 产品及相关核心知识产权,进一步完善公司在高端嵌入式存储领域的产品布局,提升公司在全球乘用车、商用车及特种车辆等市场的竞争力。</p> | 预研阶段 | 自主开发 |

#### 四、主要经营和财务数据及财务指标

公司报告期经审计的主要财务数据和财务指标如下:

| 项目                      | 2026年1-6月<br>/2026年6月30日 | 2025年度/2025<br>年12月31日 | 2024年度/2024<br>年12月31日 | 2023年度/2023<br>年12月31日 |
|-------------------------|--------------------------|------------------------|------------------------|------------------------|
| 资产负债率(合并)               | 50.78%                   | 51.95%                 | 58.53%                 | 61.80%                 |
| 资产负债率(母公司)              | 57.46%                   | 49.58%                 | 53.41%                 | 46.56%                 |
| 流动比率(倍)                 | 1.98                     | 2.11                   | 1.56                   | 1.37                   |
| 速动比率(倍)                 | 0.35                     | 0.62                   | 0.44                   | 0.32                   |
| 无形资产(土地使用权除外)<br>占净资产比例 | 0.20%                    | 0.35%                  | 0.71%                  | 0.75%                  |
| 归属于发行人股东的每股净资产(元)       | 10.83                    | 5.60                   | 2.94                   | 5.80                   |
| 应收账款周转率(次)              | 34.04                    | 25.29                  | 14.68                  | 15.91                  |
| 存货周转率(次)                | 1.15                     | 1.83                   | 1.68                   | 2.14                   |
| 息税折旧摊销前利润(万元)           | 222,010.65               | 76,697.58              | 10,380.83              | 2,547.32               |
| 利息保障倍数(倍)               | 52.71                    | 14.54                  | 1.30                   | -0.28                  |
| 每股经营活动的现金流量(元)          | -4.88                    | -0.38                  | -0.53                  | -4.88                  |
| 每股净现金流量(元)              | 0.14                     | 1.10                   | 0.12                   | -0.19                  |
| 归属于母公司股东的净利润(万元)        | 180,906.29               | 57,688.89              | 2,970.82               | -2,389.03              |

| 项目                        | 2026年1-6月<br>/2026年6月30日 | 2025年度/2025<br>年12月31日 | 2024年度/2024<br>年12月31日 | 2023年度/2023<br>年12月31日 |
|---------------------------|--------------------------|------------------------|------------------------|------------------------|
| 归属于母公司股东扣除非经常性损益后的净利润（万元） | 180,729.32               | 56,070.13              | 2,067.11               | -3,450.11              |
| 研发投入占营业收入的比例              | 2.07%                    | 3.39%                  | 4.94%                  | 4.18%                  |

注：上述财务指标计算公式如下：

- 1、资产负债率=总负债 / 总资产；
- 2、流动比率=流动资产 / 流动负债；
- 3、速动比率=（流动资产-存货） / 流动负债；
- 4、无形资产（扣除土地使用权）占净资产比例=无形资产（扣除土地使用权） / 期末净资产；
- 5、归属于发行人股东的每股净资产=归属于发行人股东的期末净资产/期末股本总额；
- 6、应收账款周转率=营业收入/应收账款期初期末平均账面价值；
- 7、存货周转率=营业成本 / 存货期初期末平均账面价值；
- 8、息税折旧摊销前利润=净利润+所得税费用+费用化利息支出+固定资产折旧+长期待摊费用摊销+无形资产摊销+使用权资产折旧；
- 9、利息保障倍数=（利润总额+费用化利息支出） / （费用化利息支出+资本化利息支出）；
- 10、每股经营活动的现金流量=经营活动产生的现金流量净额 / 期末股本总额；
- 11、每股净现金流量=现金及现金等价物净增加/（减少）额/期末股本总额；
- 12、研发投入占营业收入的比例=研发费用/营业收入；
- 13、应收账款周转率及存货周转率 2026 年 1-6 月数据已年化处理。

## 五、发行人面临的主要风险

### （一）与发行人相关的风险

#### 1、经营业绩波动的风险

报告期内，公司营业收入分别为 197,687.53 万元、221,809.71 万元、427,050.09 万元和 475,389.42 万元，综合毛利率分别为 11.88%、15.42%、24.26%和 52.07%，扣除非经常性损益后归属于母公司股东的净利润分别为-3,450.11 万元、2,067.11 万元、56,070.13 万元和 180,729.32 万元。报告期内，受存储行业行情上涨、公司产品结构及客户结构优化、存储集成电路产业基地建成且先进产能落地等因素影响，公司盈利规模呈增长趋势。

公司经营业绩与存储行业景气度周期波动密切相关。受益于 AI 应用终端以及数据中心基础设施建设带来的巨大存储需求，2025 年下半年以来存储市场保持快速增长趋势，晶圆原厂将产能优先转向高毛利 HBM 和企业级存储，通用型存储器也面临严重的供应紧缺、价格快速上行；2025 年初至 2026 年 6 月末，CFM 闪存市场公布的 NAND 价格指数和 DRAM 价格指数累计上涨幅度分别为 387%和 755%，行业当前处于历史景气度较高的阶段。若未来出现存储行业景气度快速下行、宏观经济景气度不及预期、市场竞争加剧等风险，则可能导致公司产品销量、销售价格下降、毛利率下滑，进而导致经营

业绩波动下滑，甚至有可能出现发行上市当年，营业利润较上年下滑 50%以上或发生亏损的情形。

## 2、毛利率波动的风险

报告期内，公司综合毛利率分别为11.88%、15.42%、24.26%和52.07%。公司产品毛利率变动受产品结构、客户结构、公司竞争力、存储市场需求波动、市场竞争格局变化、上游原材料供应情况等因素综合影响。报告期内，公司陆续实现高端产品开发量产和下游头部客户销售突破，产品结构和客户结构持续优化，加之2025年以来存储市场行情持续上行，公司综合毛利率呈增长趋势。

受下游应用市场需求变化、产能和库存周期等因素影响，存储器行业呈现较强周期性波动特征，产品市场价格的波动较大。若未来出现宏观经济不景气、市场竞争加剧、存储市场需求大幅波动、市场价格下降、未能有效拓展新客户、研发投入未能及时实现产业转化等情形，公司将面临毛利率波动或下降的风险。

此外，公司产品的主要原材料为存储晶圆，存储晶圆价格变动对公司毛利率影响较大。未来若存储晶圆市场价格大幅下跌，公司存货备货策略、产品销售价格及成本控制未能及时调整，将导致公司可能无法完全消化晶圆价格波动带来的影响，进而导致毛利率波动或下降。

## 3、原材料价格波动的风险

公司核心原材料为NAND Flash晶圆及芯片和DRAM晶圆及芯片，其采购价格对公司成本结构具有重要影响。存储晶圆制造工艺复杂、资本投入巨大，全球产能高度集中于三星、美光、SK海力士、铠侠、闪迪等少数头部厂商，行业供给弹性较低，扩产周期较长，产能释放相对刚性。与此同时，下游电子产品市场需求变化迅速，容易导致存储晶圆出现阶段性供需错配，进而推动其价格持续波动。受晶圆价格变动影响，下游客户可能采取短期采购调整策略，进一步传导至存储器市场价格，加剧产业整体的价格波动。

若未来存储晶圆价格再次出现剧烈波动，公司将面临产品利润率大幅起伏的风险，并可能因存货价值下降而需计提资产减值损失，进而对公司盈利水平造成显著影响，极端情况下可能导致营业利润下滑甚至出现亏损。

#### 4、技术迭代及新产品研发进度不达预期的风险

半导体存储行业当前正处于快速技术演进周期，市场需求与产品迭代紧密联动。存储设计制造企业必须通过持续的研发投入，推动产品升级与新技术开发，以适应下游应用的变化和行业技术路线的演进。公司需依据技术趋势与市场动态规划研发方向，并保持较高的研发强度。然而，若未来公司的研发方向与行业趋势发生偏离，或在关键技术攻关、核心性能指标实现等方面未达预期，将可能导致研发项目失败，相关投入难以产生预期回报，并对公司未来经营业绩产生负面影响。

#### 5、供应商集中度较高的风险

公司主要原材料NAND Flash晶圆和DRAM晶圆产能在全球范围内集中于三星、美光、SK海力士、铠侠、闪迪等少数供应商，其经营规模及市场影响力较大。公司与上述主要存储晶圆制造厂及其经销商建立了稳定的采购关系，报告期内，公司前五大供应商采购占比分别为66.61%、70.10%、65.69%和72.67%，集中度较高。未来，若公司主要供应商业务经营发生不利变化、产能受限、与公司合作关系发生变化或国际贸易形势恶化，可能导致公司无法按时按需采购相关原材料，从而对公司生产经营产生不利影响。

#### 6、技术人员流失和核心技术外泄风险

公司自成立起深耕半导体存储器行业，经过多年的不断积累，形成了较为完善的研发体系和专业的人才队伍。公司核心技术主要体现在整体产品方案下的介质特性研究、固件设计、存储芯片封装、存储产品测试解决方案开发技术、存储器产品设计五个方面。

公司高度重视人才队伍建设，并采取股权激励等多种措施吸引优秀技术人员，以保持人才队伍的稳定，但未来不排除因行业内竞争对手提供更优厚的薪酬、福利待遇或其他因素导致公司技术人才流失，对公司持续竞争力和业务发展造成不利影响。

此外，公司持续进行多项面向主营业务的核心技术研发工作，积累并储备了一系列拥有自主知识产权的核心技术，并获得覆盖研发及生产过程中的各个关键环节的数百项专利。

公司与核心技术人员签订了保密协议和竞业禁止协议，对其在保密义务、知识产权及离职后的竞业情况作出严格规定，以保护公司的合法权益，防止核心技术外泄。未来，公司若发生核心技术外泄或失密，可能对公司生产经营的可持续性造成一定不利影响。

## 7、存货金额较大及发生存货跌价的风险

报告期各期末，公司存货账面价值分别为106,742.34万元、116,885.91万元、235,818.88万元和**559,077.54万元**，占公司资产总额的比例分别为57.28%、50.39%、58.09%和**72.92%**。公司存货主要由原材料、半成品和库存商品构成，各期末规模较大且占期末资产总额比例较高，主要系公司采取积极的备货策略、下游客户结构及需求变化所致。存货规模较大一定程度上占用了公司流动资金，可能导致一定的经营风险。公司已足额计提存货跌价准备，但由于存储器行业市场价格变化较快，若未来市场行情出现大幅下行，不排除公司进一步计提跌价准备从而影响整体业绩的可能性。

## 8、产品质量控制风险

随着存储技术向更高密度、更快速度、更低功耗的方向演进，生产工艺窗口不断收窄，对质量控制的精度与一致性提出了更高要求。存储器产品的制造过程高度复杂，涉及多道精密工序，任何环节的工艺波动或材料缺陷均可能对产品性能、可靠性及良率造成直接影响。若公司在生产过程中出现质量控制疏漏，导致产品参数偏离设计标准、耐久性不足或在终端应用中出现故障，公司将面临被客户索赔的风险，进而对公司的业务发展、财务状况和市场声誉等产生不利影响。

## 9、税收优惠和政府补助变化风险

公司已取得深圳市科技创新委员会、深圳市财政委员会、国家税务总局深圳市税务局颁发的《高新技术企业证书》，报告期内享有15%的企业所得税优惠税率。除高新技术企业税收优惠政策外，公司或子公司报告期内还享有其他增值税、所得税等税收优惠政策。报告期内，公司及子公司享受的税收优惠合计占利润总额绝对值的比例分别为0.39%、0.68%、1.80%和**1.28%**。如果公司不能持续被认定为高新技术企业或国家上调高新技术企业的优惠税率，或其他税收优惠政策变动，将会增加公司的增值税、所得税成本，并对公司的盈利水平产生不利影响。

报告期内，公司计入当期损益的政府补助分别为1,311.50万元、1,230.98万元、1,046.27万元和**487.79万元**，占当期利润总额绝对值的比例分别为34.74%、55.19%、1.57%和**0.23%**。若未来政府补助政策发生不利变化，或者公司不再符合政府补助的条件，可能导致公司无法持续取得相关政府补助或者政府补助金额降低，将对公司经营业绩及财务状况产生不利影响。

## 10、汇率波动风险

报告期内，公司主营业务的外销收入金额分别为111,894.53万元、109,371.26万元、205,345.85万元和**291,274.17万元**，占当期主营业务收入的比例分别为62.17%、57.55%、52.12%和**63.41%**，公司外销收入占比相对较高。公司境外销售区域主要集中在香港地区，并主要使用美元进行外币结算，公司子公司香港时创意相应持有美元等外币货币性资产及负债。因此，报告期内受美元等外币兑人民币汇率波动的影响，公司报告期各期汇兑损益（正数为损失）分别为688.95万元、44.69万元、796.27万元和**1,599.70万元**，汇兑损益的绝对值分别占当期利润总额绝对值的18.25%、2.00%、1.19%和**0.74%**。报告期内，公司主要通过平衡外币货币性资产及负债规模以降低汇兑损益对经营业绩的影响，但如在未来期间相关外币兑人民币的结算汇率发生较大幅度波动，则公司将面临经营业绩受汇率波动影响较大的风险。

## 11、经营活动现金流量净额波动风险

报告期内，公司经营活动产生的现金流量净额分别为-59,883.48万元、-17,376.05万元、-13,154.09万元和**-169,915.42万元**。报告期内，公司经营活动产生的现金流量净额存在为负情况，主要原因为随着行业景气程度波动上升，公司对存储晶圆等关键原材料实施战略采购策略，报告期内采购原材料现金支出金额较高。未来随着业务规模的进一步扩大，若公司未能相应提高备货效率、提升存货周转速度，可能继续出现经营活动产生的现金流量净额波动下降的情况，对公司未来业绩和持续经营造成不利影响。

## （二）与行业相关的风险

### 1、行业周期波动的风险

公司所处的半导体存储行业受全球宏观经济波动、下游应用市场需求变化、产能和库存周期等因素影响，呈现较强周期性特征。受产业链供需结构调整与外部宏观环境的复杂变化影响，存储芯片行业具有显著的周期性波动特征。行业供给端呈现高度集中与资本密集的特点，主要晶圆制造商的扩产进度往往具有滞后性，产能释放周期较长，易在需求上行期形成供给紧张、价格快速上涨的局面，而在产能集中释放后又可能迅速转向供给过剩、价格回落。与此同时，半导体存储行业需求受到宏观经济环境、技术创新节奏、终端产品更新换代以及新兴应用发展等多方面因素的影响，具有一定的不确定性和波动性。

在此背景下，行业供需关系时常发生动态调整，并反映在产品价格的周期性变化上。受益于 AI 应用终端以及数据中心基础设施建设带来的巨大存储需求，2025 年下半年以来存储市场保持快速增长趋势，存储器面临严重的供应紧缺、价格快速上行；2025 年初至 2026 年 6 月末，CFM 闪存市场公布的 NAND 价格指数和 DRAM 价格指数累计上涨幅度分别为 387%和 755%，行业当前处于历史景气度较高的阶段。

存储行业的周期性波动可能对行业内企业的经营带来影响，包括产品定价、收入规模、库存管理和生产计划等方面。鉴于目前存储行业处于历史景气度较高的阶段，若未来全球宏观经济波动、下游应用市场需求放缓、行业产能快速扩张等因素导致存储周期波动下行，则可能导致公司产品售价下滑、收入规模下降、库存无法及时消耗等风险，进而导致公司经营业绩波动下滑。

## 2、市场竞争加剧的风险

存储行业正经历着快速的产品迭代与技术升级，市场需求与竞争格局亦处于动态演变之中。当前市场竞争较为激烈，公司既面临在资本实力、品牌影响、经营规模及技术积累等方面与国际领先企业的一定差距，也需应对潜在新进入者可能采取的同质化产品与价格竞争策略。若公司的新产品研发和市场推广未能及时响应市场变化，或在持续提升自身竞争力方面进展不足，可能面临市场竞争进一步加剧的风险，从而对公司的生产经营产生不利影响。

## 3、政策与产业监管变动风险

存储芯片行业属于国家战略性新兴产业，受产业政策、补贴政策、环保标准、产能调控等多重监管。若未来国家调整半导体产业扶持方向、取消税收优惠、提高环保排放标准或实施产能过剩管控，将增加公司合规成本与运营压力。同时，境外市场（如欧盟、美国）对供应链管控政策趋严，可能限制公司产品进入境外市场。

## 4、国际贸易摩擦风险

公司使用的部分原材料及部分高端生产研发设备系通过向境外供应商采购取得，同时公司外销收入占比较高，报告期内主营业务收入中外销收入占比分别为62.17%、57.55%、52.12%和63.41%。若国际贸易环境出现不利变化，包括但不限于需求与供给波动、物流周转效率、关税政策调整、国际贸易摩擦以及汇率波动等市场和政策因素，将会在不同程度上影响公司的原材料采购、生产研发设备采购及产品销售，进而影响公

司的经营业绩。

## **5、知识产权侵权与权属风险**

公司所处存储芯片行业技术密集，核心专利高度集中于美、日、韩头部企业。在产品开发过程中，涉及较多专利、软件著作权等知识产权的授权与许可，因此公司出于长期发展的战略考虑，一直坚持自主创新的研发战略，尽管公司已建立自主知识产权体系，但不排除未来因技术路径相似、专利布局重叠，被第三方主张专利侵权，引发诉讼、禁令或巨额赔偿。若公司核心产品被认定侵犯第三方专利，可能导致产品停产、市场准入受限或被迫支付高额许可费，对经营业绩造成重大不利影响。

## **（三）其他风险**

### **1、募投项目无法实施的风险**

公司本次募集资金拟投向半导体存储器扩产、时创意研发中心扩建项目、补充流动资金。项目的开发进度和盈利情况将对公司未来的经营业绩产生重要影响，募投项目具体参见招股说明书“第七节 募集资金运用与未来发展规划”。公司将通过募集资金投资项目的实施，扩大经营规模、提升经营业绩，实现公司的长期发展规划。

虽然公司本次募投项目已经过充分的可行性论证，但是在项目建设及后期运营过程中，如果外部市场环境出现重大变化或不可预测的风险因素，如募集资金不能及时到位、项目延期实施、市场环境突变、行业竞争加剧、政策发生变化等情况，或项目遇到施工、技术困难等情况，可能导致募投项目未能按期投入运营或无法实施，影响公司预期收益的实现。

### **2、募投项目无法达到预期效益的风险**

虽然本次募投项目产品市场空间广阔，同时公司针对本次募投项目进行了相应的人才、技术和市场储备，但如果市场环境发生重大不利变化，例如受行业增长速度放缓、市场竞争加剧、核心人员流失、技术迭代更新、原材料价格波动等不确定或不可控因素的影响，本次募集资金投资项目存在不能完全实现预期目标或效益的风险。

### **3、本次公开发行股票摊薄即期回报的风险**

本次募集资金到位后，公司的总股本和净资产将有所增加。由于募投项目实施至产生效益需要一定的时间，在公司总股本和净资产均增加的情况下，如果公司业务规模和

净利润未能产生相应幅度的增长,每股收益和加权平均净资产收益率等指标将出现一定幅度的下降,本次募集资金到位后公司即期回报(每股收益、净资产收益率等财务指标)存在被摊薄的风险。

#### **4、发行风险**

本次公开发行的发行结果,将受到证券市场整体情况、投资者对公司的价值判断等多种因素影响。本次公开发行可能存在投资者认购不足,以及其他触发相关法律法规而导致发行失败的情形,公司将面临发行失败的风险。

## 第二节 本次证券发行基本情况

### 一、本次发行情况

|            |                                                                                |           |                       |
|------------|--------------------------------------------------------------------------------|-----------|-----------------------|
| 股票种类       | 人民币普通股（A股）                                                                     |           |                       |
| 每股面值       | 人民币 1.00 元                                                                     |           |                       |
| 发行股数       | 不低于 51,614,702 股且不超过 116,128,432 股（不含超额配售选择权）                                  | 占发行后总股本比例 | 不低于 12.90%且不超过 25.00% |
| 其中：发行新股数量  | 不低于 51,614,702 股且不超过 116,128,432 股（不含超额配售选择权）                                  | 占发行后总股本比例 | 不低于 12.90%且不超过 25.00% |
| 股东公开发售股份数量 | -                                                                              | 占发行后总股本比例 | -                     |
| 发行方式       | 采用网下向询价对象配售发行与网上资金申购定价发行相结合的方式，或采用中国证监会及深圳证券交易所认可的其他发行方式                       |           |                       |
| 发行对象       | 符合资格的询价对象和在深交所开立创业板股票交易账户的自然人、法人等投资者（中国法律、行政法规、规章及规范性文件禁止者除外）或中国证监会、深交所规定的其他对象 |           |                       |
| 承销方式       | 主承销商余额包销                                                                       |           |                       |

### 二、保荐代表人、项目协办人及项目组其他成员情况

#### （一）保荐代表人

彭立强，保荐代表人，证券执业编号：S1010722010002。曾主持或参与的项目包括：海目星、鹿山新材、先正达、佰维存储等首次公开发行项目，以及明阳智能可转债、明阳智能非公开发行、鹿山新材可转债等再融资项目等。彭立强先生最近 12 个月内未受到证券交易所等自律组织的重大纪律处分或者中国证监会的重大监管措施，最近 36 个月内未受到中国证监会的行政处罚，在保荐业务执行过程中严格遵守《证券发行上市保荐业务管理办法》等有关规定，执业记录良好。

黄超，保荐代表人，证券执业编号：S1010717110003，曾先后负责或参与了多个股权融资、资产重组、债券项目，包括：陕西能源 IPO、维远股份 IPO、宝丰能源 IPO、芯海科技 IPO、新疆浩源 IPO、金贵银业 IPO、中化能源 IPO、海湾化学 IPO、先正达 IPO、绿色动力非公开发行、湖南海利 2013、2017 年两次非公开发行、兰太实业非公开发行、南方食品非公开发行、湖南黄金非公开发行、宝丰能源非公开发行、凯迪电力重大资产重组、京山轻机 MBO、五洲交通矿业公司收购、中化能源公司债、中化股份公司债、深振业公司债、中洲控股公司债、湖南高管局 PPN 等。黄超先生最近 12 个月

内未受到证券交易所等自律组织的重大纪律处分或者中国证监会的重大监管措施，最近 36 个月内未受到中国证监会的行政处罚，在保荐业务执业过程中严格遵守《证券发行上市保荐业务管理办法》等相关规定，执业记录良好。

## （二）项目协办人及项目组其他成员情况

中信证券指定陈梓延作为时创意首次公开发行股票并在创业板上市项目的项目协办人，指定顾宇、陈泽霖、陈志昊、张敬迎、梅博韬、吴舒曼、贾旭、邱志飞作为时创意首次公开发行股票并在创业板上市项目的项目组成员。

陈梓延，证券执业编号：S1010725080006，曾先后参与了新宙邦可转债项目、永兴股份 IPO 项目、永和股份定向增发项目、慧谷新材 IPO 项目等。其在保荐业务执业过程中严格遵守《证券发行上市保荐业务管理办法》等相关规定，执业记录良好。

## （三）本次证券发行上市的项目人员联系方式

本次证券发行上市的保荐代表人、协办人及项目组其他成员联系方式如下：

联系地址：北京市朝阳区亮马桥路 48 号中信证券大厦 21 层

联系电话：010-60837212

# 三、保荐人与发行人的关联关系

## （一）保荐人或其控股股东、实际控制人、重要关联方持有发行人或其控股股东、实际控制人、重要关联方股份的情况

截至本上市保荐书签署日，本保荐人中信证券、直接或间接持有中信证券 5%以上股份的股东及中信证券的重要关联方，通过间接持有小米智造的出资份额间接持有发行人股份，穿透后持股比例合计不足 0.1%，该等间接投资行为系相关投资主体所作出的独立投资决策，并非上述主体主动对发行人进行投资。除上述情形外，本保荐人或其控股股东、实际控制人、重要关联方未持有发行人或其控股股东、实际控制人、重要关联方的股份。

## （二）发行人或其控股股东、实际控制人、重要关联方持有本保荐人或其控股股东、实际控制人、重要关联方股份情况

除可能存在少量、正常的二级市场证券投资外，截至本上市保荐书签署日，发行人

或其控股股东、实际控制人、重要关联方未持有本保荐人或其控股股东、实际控制人、重要关联方股份。

**（三）保荐人的保荐代表人及其配偶，董事、审计委员会成员、高级管理人员拥有发行人权益、在发行人任职等情况**

截至本上市保荐书签署日，本保荐人的保荐代表人及其配偶，董事、审计委员会成员、高级管理人员不存在持有发行人权益及在发行人处任职等情况。

**（四）保荐人的控股股东、实际控制人、重要关联方与发行人控股股东、实际控制人、重要关联方相互提供担保或者融资等情况**

截至本上市保荐书签署日，本保荐人的控股股东、实际控制人、重要关联方与发行人控股股东、实际控制人、重要关联方不存在相互提供担保或者融资等情况。

**（五）保荐人与发行人之间的其他关联关系**

截至本上市保荐书签署日，本保荐人与发行人之间不存在其他关联关系。

## **四、保荐人内部审核程序和内核意见**

**（一）内核程序**

中信证券设内核部，负责本机构投资银行类项目的内核工作。本保荐人内部审核具体程序如下：

内核部将按照保荐项目所处阶段以及项目组的预约情况对项目进行现场内核。内核部在受理项目申报材料之后，将指派审核员分别从法律和财务角度对项目申请文件进行初审。同时内核部结合项目情况，有可能聘请外部律师和会计师等专业人士对项目申请文件进行审核，为本机构内核部提供专业意见支持。由内核部审核员召集该项目的签字保荐代表人、项目负责人履行问核程序，询问该项目的尽职调查工作情况，并提醒其未尽到勤勉尽责的法律后果。

内核审议在对项目文件和材料进行仔细研判的基础上，结合项目质量控制报告，重点关注审议项目是否符合法律法规、规范性文件和自律规则的相关要求，尽职调查是否勤勉尽责。发现审议项目存在问题和风险的，提出书面反馈意见，内核会召开前由内核部汇总出具项目内核报告。内核委员会以现场会议方式履行职责，以投票表决方式对内核会议审议事项作出审议。同意对外提交、报送、出具或披露材料和文件的决议应当至

少经 2/3 以上的参会内核委员表决通过。内核部对内核意见的答复、落实情况进行审核，确保内核意见在项目材料和文件对外提交、报送、出具或披露前得到落实。

## （二）内核意见

2026 年 5 月 25 日，于中信证券大厦 26 层 2 号会议室召开了时创意本次在境内首次公开发行人民币普通股（A 股）并于深交所创业板上市项目内核会，经全体参会内核委员投票表决，该项目通过了中信证券内核委员会的审议，同意将时创意本次在境内首次公开发行人民币普通股（A 股）并于深交所创业板上市项目申请文件对外申报。

### 第三节 保荐人承诺事项

保荐人已按照法律、行政法规和中国证监会及深圳证券交易所的相关规定，对发行人及其控股股东、实际控制人进行了尽职调查、审慎核查，充分了解发行人经营状况及其面临的风险和问题，履行了相应的内部审核程序。通过尽职调查和对申请文件的审慎核查，中信证券作出以下承诺：

一、保荐人有充分理由确信发行人符合法律法规和中国证监会及深圳证券交易所有关证券发行上市的相关规定。

二、保荐人有充分理由确信发行人申请文件和信息披露资料不存在虚假记载、误导性陈述或者重大遗漏。

三、保荐人有充分理由确信发行人及其董事在申请文件和信息披露资料中表达意见的依据充分合理。

四、保荐人有充分理由确信申请文件和信息披露资料与证券服务机构发表的意见不存在实质性差异。

五、保荐人保证所指定的保荐代表人及本保荐人的相关人员已勤勉尽责，对发行人申请文件和信息披露资料进行了尽职调查、审慎核查。

六、保荐人保证上市保荐书、与履行保荐职责有关的其他文件不存在虚假记载、误导性陈述或者重大遗漏。

七、保荐人保证对发行人提供的专业服务和出具的专业意见符合法律、行政法规、中国证监会的规定和行业规范。

八、保荐人自愿接受中国证监会依照《证券发行上市保荐业务管理办法》采取的监管措施，自愿接受深圳证券交易所的自律监管。

九、保荐人将遵守法律、行政法规和中国证监会对推荐证券上市的规定，自愿接受证券交易所的自律监管。

## 第四节 保荐人对本次证券发行上市的推荐意见

### 一、推荐意见

中信证券根据《公司法》《证券法》《证券发行上市保荐业务管理办法》《首次公开发行股票注册管理办法》《深圳证券交易所创业板股票上市规则》等法规的规定，对发行人进行了充分的尽职调查，由内核会议进行了集体评审，认为：发行人具备《公司法》《证券法》《首次公开发行股票注册管理办法》等相关法律法规规定的首次公开发行股票并在创业板上市的条件，同意对发行人首次公开发行股票并在创业板上市予以保荐。

### 二、发行人本次证券发行履行的决策程序

#### （一）董事会审议通过

2026年5月25日，发行人召开第一届董事会第九次会议，审议通过了《关于公司申请首次公开发行人民币普通股（A股）股票并在深圳证券交易所创业板上市的议案》等与本次发行上市有关的议案，并提请发行人股东会批准。

#### （二）股东会审议通过

2026年6月9日，发行人召开2026年第一次临时股东会，审议通过了《关于公司申请首次公开发行人民币普通股（A股）股票并在深圳证券交易所创业板上市的议案》等与本次发行上市有关的议案。

#### （三）保荐人意见

经核查，本保荐人认为：上述董事会、股东会的召集和召开程序、召开方式、出席会议人员的资格、表决程序和表决内容符合《公司法》《证券法》《首次公开发行股票注册管理办法》及发行人《公司章程》的相关规定，表决结果均合法、有效。发行人本次发行已经依其进行阶段，取得了法律、法规和规范性文件所要求的发行人内部批准和授权，授权程序合法、内容明确具体，合法有效。

### 三、发行人符合创业板定位要求

#### （一）公司符合创业板定位相关指标说明

| 创业板定位相关指标                                                                                 | 是否符合                                                                                          | 指标情况                                                                            |
|-------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------|
| 最近三年研发投入复合增长率不低于 15%，最近一年投入金额不低于 1,000 万元，且最近三年营业收入复合增长率不低于 25%。                          | <input type="checkbox"/> 是 <input type="checkbox"/> 否 <input checked="" type="checkbox"/> 不适用 | 不适用                                                                             |
| 最近三年累计研发投入金额不低于 5,000 万元，且最近三年营业收入复合增长率不低于 25%。（最近一年营业收入金额达到 3 亿元的企业，不适用前款规定的营业收入复合增长率要求） | <input checked="" type="checkbox"/> 是 <input type="checkbox"/> 否 <input type="checkbox"/> 不适用 | 公司最近三年研发费用分别为 8,254.97 万元、10,966.16 万元和 14,464.96 万元；2025 年营业收入为 427,050.09 万元。 |
| 属于制造业优化升级、现代服务业或者数字经济等现代产业体系领域，且最近三年营业收入复合增长率不低于 30%。                                     | <input type="checkbox"/> 是 <input type="checkbox"/> 否 <input checked="" type="checkbox"/> 不适用 | 不适用                                                                             |

根据上表，时创意满足《深圳证券交易所创业板企业发行上市申报及推荐暂行规定》关于创业板定位相关指标的要求。

#### （二）公司关于符合创业板定位的具体说明

##### 1、公司符合创业板行业领域

（1）公司不属于《深圳证券交易所创业板企业发行上市申报及推荐暂行规定》所界定的负面清单行业

公司主要从事半导体存储器的研发、封装测试、生产和销售，根据《国民经济行业分类》（GB/T 4754-2017），公司主要产品属于“C39 计算机、通信和其他电子设备制造业”。

因此，公司行业分类不属于《深圳证券交易所创业板企业发行上市申报及推荐暂行规定》第五条“属于上市公司行业分类相关规定中下列行业的企业，原则上不支持其申报在创业板发行上市，但与互联网、大数据、云计算、自动化、人工智能、新能源等新技术、新产业、新业态、新模式深度融合的创新创业企业除外：（一）农林牧渔业；（二）采矿业；（三）酒、饮料和精制茶制造业；（四）纺织业；（五）黑色金属冶炼和压延加工业；（六）电力、热力、燃气及水生产和供应业；（七）建筑业；（八）交通运输、仓储和邮政业；（九）住宿和餐饮业；（十）金融业；（十一）房地产业；（十二）居民服务、修理和其他服务业。禁止产能过剩行业、《产业结构调整指导目录》中的淘汰类行业，以及从事学前教育、学科类培训、类金融业务的企业在创业板发行上市。”所

规定的创业板负面清单。

(2) 公司主要产品属于国家鼓励产业

公司主要产品为嵌入式存储芯片和存储模组，主要应用领域包括 AI 智能终端、智能机器人、智能汽车、工业及医疗设备等。公司主要产品与国家产业政策的匹配情况如下：

| 产品分类    | 细分产品                       | 工业战略性新兴产业分类目录（2023）                            | 产业结构调整指导目录（2024 年本）                                                                                                                                                                                                                                                   |
|---------|----------------------------|------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 嵌入式存储芯片 | eMMC 、 UFS 、 LPDDR、 ePOP 等 | 1-新一代信息技术产业-1.1.2 新型计算机及信息终端设备制造-3912 计算机零部件制造 | 集成电路：集成电路设计，集成电路线宽小于 65 纳米（含）的逻辑电路、存储器生产，线宽小于 0.25 微米（含）的特色工艺集成电路生产（含掩模版、8 英寸及以上硅片生产），集成电路线宽小于 0.5 微米（含）的化合物集成电路生产，和球栅阵列封装（BGA）、插针网格阵列封装（PGA）、芯片规模封装（CSP）、多芯片封装（MCM）、栅格阵列封装（LGA）、系统级封装（SIP）、倒装封装（FC）、晶圆级封装（WLP）、传感器封装（MEMS）、2.5D、3D 等一种或多种技术集成的先进封装与测试，集成电路装备及关键零部件制造 |
| 存储模组    | 固态硬盘、内存模组、移动式存储            |                                                |                                                                                                                                                                                                                                                                       |

公司主要产品符合《工业战略性新兴产业分类目录（2023）》《产业结构调整指导目录（2024 年本）》等产业目录的鼓励方向。

2、公司的创新、创造、创意特征

公司主要从事半导体存储器的研发、封装测试、生产和销售，坚持自主研发及技术创新，主要产品可分为嵌入式存储芯片和存储模组两大类，产品主要应用领域包括 AI 智能终端、智能机器人、智能汽车、工业及医疗设备等，并已积极布局 AI 数据中心存储、车规级存储等产品。公司的创新、创造、创意特征体现在以下方面：

(1) 公司的创新投入

- 1) 研发支出投入：公司报告期内研发费用分别为 8,254.97 万元、10,966.16 万元、14,464.96 万元和 9,849.39 万元，占营业收入比例分别为 4.18%、4.94%、3.39%和 2.07%。
- 2) 研发人才梯队：截至 2026 年 6 月末，公司拥有 261 名研发人员，研发人员占公司员工总数的比例 25.46%，其中硕士及以上研发专家共 40 名，核心技术人员共 5 名。
- 3) 研发场地：公司在深圳、上海、合肥均设有全球研发中心，搭建了研发、测试、

品质三大专业实验室，具备严密完整的测试和分析流程体系、先进齐全的硬件环境和测试仪器设备、经验丰富的实验室测试人员，并形成三位一体的存储产品实验验证体系。研发实验室配置 SSD 测试仪、高速示波器、eMMC/UFS 协议分析仪、PCIe 协议分析仪等高带宽分析仪器，可完成高速率 SIPI 测试、eMMC/UFS/SSD 协议分析等单项性能验证工作。测试实验室搭载自动化测试设备及多台温变试验箱，能够覆盖多类 SoC 全平台兼容性、固件可靠性测试；实验室参照 JEDEC 标准搭建严苛测试环境，可开展 HTOL、ELFR、uHast、bHast、MTBF 等多项可靠性试验。品质实验室配备 X-ray、SAT、3D 显微镜等高精密失效分析设备，依托内部结构解析、超声波扫描、微观形貌观测等先进检测手段，实现高效精准的产品失效模式分析。依托这套完善的多层级实验验证体系，公司持续推出具备高兼容性、高稳定性、高安全性的全系列存储产品。

## （2）公司的创新产出

截至 2026 年 6 月 30 日，公司获得授权专利共 196 项，其中发明专利 20 项，实用新型 159 项，外观专利 17 项，并获得授权软件著作权共 12 项。公司主要产品均基于自主研发成果构建，核心专利技术已实现产业化应用。

## （3）公司的创新认可

公司高度重视科技创新，创新成果取得多项荣誉及认证。公司是国家级专精特新重点“小巨人”企业、国家高新技术企业，获得“智能制造能力成熟度等级肆级认证”“广东省高端嵌入式存储芯片研发及先进封测工程技术研究中心”“广东省 2025 年先进级智能工厂”等多项认证。公司自主投建的存储集成电路产业基地项目，经深圳市发展和改革委员会认定为深圳市重大项目。

2019 年至今，公司获得重要荣誉及认证情况如下：

| 序号 | 荣誉/奖项/认证名称                                        | 颁发/认定/认证单位       | 颁发时间                         |
|----|---------------------------------------------------|------------------|------------------------------|
| 1  | 2021/2023/2024 深圳市发展和改革委员会<br>深圳市重大项目（存储集成电路产业基地） | 深圳市发展和改革委员会      | 2021 年、<br>2023 年、<br>2024 年 |
| 2  | 国家级专精特新重点“小巨人”企业                                  | 工业和信息化部          | 2025 年                       |
| 3  | 国家级专精特新“小巨人”企业                                    | 工业和信息化部          | 2021 年                       |
| 4  | 广东省 2025 年先进级智能工厂                                 | 广东省工业和信息化厅       | 2025 年                       |
| 5  | 深圳市集成电路专项扶持计划支持企业做大<br>做强项目                       | 深圳市工业和信息化局       | 2023 年                       |
| 6  | 智能制造能力成熟度等级肆级                                     | 金砖国家未来网络研究院（中国·深 | 2025 年                       |

| 序号 | 荣誉/奖项/认证名称                      | 颁发/认定/认证单位                                  | 颁发时间                 |
|----|---------------------------------|---------------------------------------------|----------------------|
|    |                                 | 圳)                                          |                      |
| 7  | 国家高新技术企业                        | 深圳市工业和信息化局、深圳市科技创新委员会、深圳市财政局、国家税务总局深圳市税务局   | 2019 年、2022 年、2025 年 |
| 8  | 广东省高端嵌入式存储芯片研发及先进封测工程技术研究中心     | 广东省科学技术厅                                    | 2023 年               |
| 9  | 年度最具影响力奖                        | 深圳半导体展组委会                                   | 2024 年               |
| 10 | 深圳集成电路产业领军企业奖                   | 深圳半导体行业协会                                   | 2022 年               |
| 11 | 深圳市 500 强企业                     | 深圳市企业联合会                                    | 2020 年-2025 年        |
| 12 | 优秀合作伙伴                          | 联想控股股份有限公司                                  | 2021 年、2022 年        |
| 13 | 长江存储 Xtacking 3D NAND 钻石级生态合作伙伴 | 长江存储科技有限责任公司                                | 2020 年               |
| 14 | 杰出行业应用奖                         | 联芸科技（杭州）股份有限公司                              | 2024 年               |
| 15 | 杰出合作伙伴奖                         | 中电长城科技有限公司                                  | 2024 年               |
| 16 | 最佳技术支持奖                         | 中电长城科技有限公司                                  | 2024 年               |
| 17 | 深圳市博士后创新实践基地                    | 深圳市人力资源和社会保障局                               | 2023 年               |
| 18 | 信息技术应用创新工作委员会技术活动单位             | 中国电子工业标准化技术协会、信息技术应用创新委员会                   | 2022 年、2023 年        |
| 19 | 深圳市质量百强企业                       | 深圳市企业联合会                                    | 2022 年               |
| 20 | 年度最佳中国市场表现奖                     | 中国半导体投资联盟                                   | 2021 年               |
| 21 | 第一届理事会会员单位                      | 广东省集成电路行业协会                                 | 2020 年               |
| 22 | 深圳市宝安区半导体协会会长单位                 | 深圳市宝安区半导体协会                                 | 2019 年               |
| 23 | 会员单位                            | 信息技术应用创新工作委员会                               | 2019 年               |
| 24 | MUSE Design Awards 缪斯设计奖金奖      | 国际奖项协会 International Awards Associate (IAA) | 2026 年               |
| 25 | French Design Awards 法国设计奖银奖    | 国际奖项协会 International Awards Associate (IAA) | 2026 年               |

### 3、公司的科技创新、模式创新、业态创新和新旧产业融合情况

我国作为全球最大的半导体存储器消费市场之一，本土供给能力仍显薄弱，核心领域自主可控需求迫切。公司是国内少数具备从存储芯片封装到产品制造能力的独立存储芯片模组厂商，坚持“研发、设计、封装、测试、智造”一体化经营战略，围绕存储晶圆的介质特性研究、存储产品的软件及固件研发、存储芯片的封装、存储产品的测试解决方案开发、存储器的产品设计等方面构建核心技术体系，并形成差异化技术优势。

介质特性研究方面，公司凭借底层介质分析可对不同厂商、制程、批次的存储颗

粒开展全维度特性研究，针对数据稳定性、读取准确性和可靠性等方面取得创新技术突破，大幅提升产品可靠性与环境适配能力。固件开发方面，公司结合介质分析结果并依托自研的创新技术，可针对消费、工业控制、汽车电子、数据中心等场景动态调优参数，固件适配性更强、运行更稳定。封装方面，公司专注存储器先进封装，通过持续优化核心工艺，布局晶圆加工层面、晶圆封装层面及综合封装技术层面的差异化技术优势，解决超薄多层堆叠翘曲、开裂、信号干扰等行业痛点，进一步满足大容量、高带宽、系统集成等先进存储器对于晶圆加工、先进 Flip Chip 倒装工艺、多芯片堆叠封装、系统级封装等工艺的需求，可稳定量产高集成、超薄化 eMMC、UFS、LPDDR、ePOP 等产品，优化产品良率。相较于同行业主要以境外委外封装模式封装的厂商，公司自主封装具备工艺全流程自主把控、交付稳定、规避地缘风险、客户需求响应及时等核心优势，工艺精度与良率稳居行业一流。测试技术方面，公司搭建创新自研的软硬件测试与自动化体系，建成晶圆、封装、成品全流程测试追溯闭环，可针对多场景定制完整性测试方案，实现颗粒精准分级、量产风险前置拦截，提高生产效率的同时提升产品稳定性及可靠性。产品设计环节的差异化，核心在于公司持续针对硬件、电源、信号等多维度进行创新优化，可适配多类主控、颗粒及非标主板环境，有效提升产品量产可靠性及稳定性与供应链多元化能力。

公司自成立以来高度重视智能制造建设。针对存储封测工艺精度高、迭代快、数据量大、质量追溯要求严等行业痛点，公司打造全流程数字化闭环智能制造体系，通过设备全域物联、多系统联动与 AI 赋能，实现生产高精度管控、全自动作业、全维度质检及全链路追溯，满足高端存储封装精密规模化生产需求，保障产品快速、高品质交付。在存储模组制造测试领域，公司拥有高端 SMT 产线与一体化测试设备，SMT 产线全流程纳入 MES 管理并连接智能检测平台。依托这套智能制造体系，公司实现智能排产与智慧物流、全域设备物联、全流程数据追溯及 AI 智能质检。公司获得国家“智能制造能力成熟度四级”认证，获评“广东省 2025 年先进级智能工厂”，标志着公司在智能制造领域处于国内领先水平。

凭借前述差异化技术优势及创新智能制造能力，公司拥有完整的半导体存储器产品开发体系，具有智能化、高端化产品体系，布局了嵌入式存储芯片（eMMC、UFS、LPDDR、ePOP 等）、存储模组（SATA、PCIe、SO-DIMM、U-DIMM、R-DIMM、SD 卡、Micro SD 卡、Portable SSD 等），并不断进行产品结构的优化，持续推进产品升级，可快速

**响应细分应用场景创新需求。**公司自研封装工艺采用多层芯片堆叠的方式，在满足体积小、厚度薄的条件下，实现芯片的多层堆叠，满足大容量存储的需求，单颗产品最高可达 32 层 Die 堆叠。公司目前已成功导入 SDBG 隐形切割工艺，可以使晶圆厚度减薄至 25 $\mu$ m；塑封工艺已成功导入 C-molding 封装，产品封装厚度薄至 0.6mm，处于行业先进水平；公司掌握的先进倒装工艺可实现 UFS3.1、UFS4.1 产品的量产；DRAM ATE 超高速率测试能力可达到 11,000Mbps，能够完美满足 AI 数据中心对 LPDDR 的当前标准（8,533Mbps 与 9,600Mbps 速率）以及下一代产品的测试要求。

公司坚持在产品技术及工艺创新，并在研发方面保持高强度的投入，加速推进前沿技术的产业化落地，推动行业向智能化、高端化发展，符合创业板定位的要求。

#### 4、公司的成长性及其表征

公司深度契合半导体存储产业国产化替代与高端化升级的核心需求，在经营模式、产品研发、先进封测制造、产业链资源、自有品牌建设及全球化运营等方面具有核心竞争力。报告期内，公司持续进行技术开发和产品升级，增强研发投入转化能力，推出具备高兼容性、高稳定性、高安全性的全系列存储产品，不断加大新客户、新产品及下游应用领域的开发力度，产品获得下游客户认可。报告期内，公司营业收入分别为 197,687.53 万元、221,809.71 万元、427,050.09 万元和 **475,389.42 万元**；扣除非经常性损益后归属于母公司股东的净利润分别为-3,450.11 万元、2,067.11 万元、56,070.13 万元和 **180,729.32 万元**，盈利能力持续提升，成长性特征显著。

随着人工智能技术飞速发展，AI 应用对高速、高性能、大容量存储能力需求激增，驱动半导体存储行业市场规模持续扩容，为国内半导体存储器厂商带来发展机遇，更为公司业务的中长期发展创造广阔空间，公司未来成长具有可持续性。

## 四、发行人符合《深圳证券交易所创业板股票上市规则》规定的上市条件

### （一）发行人符合《证券法》规定的发行条件

保荐人依据《证券法》相关规定，对发行人是否符合首次公开发行股票条件进行了逐项核查，核查情况如下：

1、发行人整体变更设立为股份有限公司以来已依法建立健全了股东会、董事会、审计委员会、独立董事、董事会秘书等各项公司治理方面的制度，建立健全了管理、生产、销售、财务、研发等内部组织机构和相应的内部管理制度，董事、审计委员会成员

和高级管理人员能够依法履行职责。发行人具备健全且运行良好的组织机构，符合《证券法》第十二条第一款第（一）项的规定。

2、根据致同会计师事务所（特殊普通合伙）出具的《审计报告》（**致同审字（2026）第 441A034481 号**），发行人 2023 年度、2024 年度、2025 年度及 **2026 年 1-6 月** 归属于母公司股东的净利润分别为-2,389.03 万元、2,970.82 万元、57,688.89 万元和 **180,906.29 万元**；2023 年度、2024 年度、2025 年度及 **2026 年 1-6 月** 扣除非经常性损益后归属于母公司股东的净利润分别为-3,450.11 万元、2,067.11 万元、56,070.13 万元和 **180,729.32 万元**，具有持续经营能力，财务状况良好，符合《证券法》第十二条第一款第（二）项的规定。

3、发行人申报会计师致同会计师事务所（特殊普通合伙）依据中国注册会计师审计准则对公司 2023 年 12 月 31 日、2024 年 12 月 31 日、2025 年 12 月 31 日及 **2026 年 6 月 30 日** 的合并及母公司资产负债表，2023 年度、2024 年度、2025 年度及 **2026 年 1-6 月** 的合并及母公司利润表、合并及母公司现金流量表、合并及母公司股东权益变动表以及相关财务报表附注进行了审计，并出具了标准无保留意见的《审计报告》（**致同审字（2026）第 441A034481 号**），符合《证券法》第十二条第一款第（三）项的规定。

4、根据检索裁判文书网、公安机关出具的无犯罪记录证明以及发行人及其控股股东、实际控制人出具的声明，发行人及其控股股东、实际控制人最近三年不存在贪污、贿赂、侵占财产、挪用财产或者破坏社会主义市场经济秩序的刑事犯罪，符合《证券法》第十二条第一款第（四）项的规定。

5、发行人符合中国证监会规定的其他条件。

## （二）发行人符合《首次公开发行股票注册管理办法》规定的发行条件

1、发行人申请首次公开发行股票符合《首次公开发行股票注册管理办法》第十条的规定

保荐人查验了发行人工商档案，发行人改制设立有关内部决策、审计、评估及验资文件，并核查了发行人现行有效的公司章程及报告期内的财务报表及审计报告。发行人前身时创意有限成立于 2008 年 7 月 31 日，于 2024 年 2 月 22 日以股改基准日 2023 年 11 月 30 日经审计的账面净资产值折股整体变更为股份有限公司，持续经营时间可以从有限责任公司成立之日起计算。保荐人认为，发行人是依法设立且持续经营三年以上的

股份有限公司。

发行人已经依法建立健全股东会、董事会、审计委员会、独立董事、董事会秘书等制度，相关机构和人员能够依法履行职责。保荐人认为，发行人已经具备健全且运行良好的组织机构，相关机构和人员能够依法履行职责。

综上，保荐人认为，本次发行符合《首次公开发行股票注册管理办法》第十条的规定。

## 2、发行人申请首次公开发行股票符合《首次公开发行股票注册管理办法》第十一条的规定

经核查发行人的会计记录、记账凭证等资料，结合致同会计师事务所（特殊普通合伙）出具的《审计报告》，保荐人认为，发行人会计基础工作规范，财务报表的编制符合企业会计准则和相关会计制度的规定，在所有重大方面公允地反映了发行人的财务状况、经营成果和现金流量，并由注册会计师出具了标准无保留意见的审计报告。

经核查发行人的内部控制制度、内部控制执行记录，结合致同会计师事务所（特殊普通合伙）出具的《内部控制审计报告》，保荐人认为，发行人内部控制制度健全且被有效执行，能够合理保证公司运行效率、合法合规和财务报告的可靠性，并由注册会计师出具了标准无保留结论的内部控制审计报告。

综上，保荐人认为，本次发行符合《首次公开发行股票注册管理办法》第十一条的规定。

## 3、发行人申请首次公开发行股票符合《首次公开发行股票注册管理办法》第十二条的规定

经核查发行人业务经营情况、主要资产、专利、商标等资料，实地核查有关情况，并结合发行人律师出具的《律师工作报告》和《法律意见书》，以及对发行人董事、审计委员会成员和高级管理人员的访谈等资料，保荐人认为，发行人资产完整，业务及人员、财务、机构独立，与控股股东、实际控制人及其控制的其他企业间不存在对发行人构成重大不利影响的同业竞争，不存在严重影响独立性或者显失公平的关联交易，本次发行符合《首次公开发行股票注册管理办法》第十二条第（一）项的规定。

经核查发行人报告期内的主营业务收入构成、重大销售合同及主要客户、发行人工

商档案及股东名册、聘任董事、审计委员会成员、高级管理人员的股东会决议和董事会决议、核心技术人员的劳动合同以及访谈文件、发行人控股股东、实际控制人出具的声明和承诺，结合发行人律师出具的《律师工作报告》和《法律意见书》，保荐人认为，发行人主营业务、控制权、管理团队和核心技术人员稳定，最近两年内主营业务和董事、高级管理人员均没有发生重大不利变化，发行人股东所持发行人的股份权属清晰，最近两年控股股东、实际控制人没有发生变更，不存在导致控制权可能变更的重大权属纠纷，本次发行符合《首次公开发行股票注册管理办法》第十二条第（二）项的规定。

经核查发行人财产清单、主要资产的权属证明文件、企业信用报告、发行人涉及的诉讼仲裁、行业研究、分析报告等资料，结合与发行人管理层的访谈、致同会计师事务所（特殊普通合伙）出具的《审计报告》和发行人律师出具的《律师工作报告》和《法律意见书》，保荐人认为，发行人不存在主要资产、核心技术、商标等的重大权属纠纷，重大偿债风险，重大担保、诉讼、仲裁等或有事项，经营环境已经或者将要发生重大变化等对持续经营有重大不利影响的事项，本次发行符合《首次公开发行股票注册管理办法》第十二条第（三）项的规定。

综上，保荐人认为，本次发行符合《首次公开发行股票注册管理办法》第十二条的规定。

#### 4、发行人申请首次公开发行股票符合《首次公开发行股票注册管理办法》第十三条的规定

经核查发行人实际经营情况及开展相关业务所涉及的准入许可及相关资质情况，查阅了与发行人所从事行业相关的国家产业政策，发行人及其控股股东、实际控制人、董事、审计委员会成员、高级管理人员出具的声明、承诺及签署的调查表，董事、审计委员会成员、高级管理人员、控股股东、实际控制人提供的无犯罪证明、个人征信报告，取得发行人住所地相关主管政府单位出具的证明文件，查询中国证监会、证券交易所等监管机构网站及其他公开信息，并结合发行人律师出具的《律师工作报告》和《法律意见书》，保荐人认为，发行人生产经营符合法律、行政法规的规定，符合国家产业政策；最近三年内，发行人及其控股股东、实际控制人不存在贪污、贿赂、侵占财产、挪用财产或者破坏社会主义市场经济秩序的刑事犯罪，不存在欺诈发行、重大信息披露违法或者其他涉及国家安全、公共安全、生态安全、生产安全、公众健康安全等领域的重大违法行为；发行人董事、审计委员会成员、高级管理人员和控股股东、实际控制人不存在

最近三年内受到中国证监会行政处罚，或者因涉嫌犯罪被司法机关立案侦查或者涉嫌违法违规被中国证监会立案调查，尚未有明确结论意见等情形。

综上，保荐人认为，本次发行符合《首次公开发行股票注册管理办法》第十三条的规定。

### **（三）发行人发行后股本总额不低于 3,000 万元**

本次发行前，公司总股本为 348,385,298 股，本次公开发行股票的数量不低于 51,614,702 股且不超过 116,128,432 股（不含超额配售选择权），占发行后总股本的比例不低于 12.90%且不超过 25.00%，本次公开发行后总股本不低于 400,000,000 股且不超过 464,513,730 股（不含超额配售选择权）。

发行后发行人股本总额预计不低于人民币 3,000 万元，符合《深圳证券交易所创业板股票上市规则》第 2.1.1 条第（二）项的规定。

### **（四）公开发行的股份达到公司股份总数的 25%以上；公司股本总额超人民币 4 亿元的，公开发行股份的比例为 10%以上**

经核查，本次发行前，发行人股本总额为 348,385,298 万股，发行人本次拟公开发行不低于 51,614,702 股且不超过 116,128,432 股（不含超额配售选择权）。本次发行后，公司股本总额超过人民币 4 亿元，公开发行股份占发行后股本总额的比例不低于 10%，符合《深圳证券交易所创业板股票上市规则》第 2.1.1 条第（三）项的规定。

### **（五）发行人市值及财务指标符合《深圳证券交易所创业板股票上市规则》规定的标准**

发行人本次发行上市申请适用《深圳证券交易所创业板股票上市规则》第 2.1.2 条第（二）项标准：“预计市值不低于 15 亿元，最近一年净利润为正且营业收入不低于 4 亿元。”

公司于 2025 年 12 月最后一轮完成增资时估值为 63.8 亿元，综合考虑同行业上市公司估值情况，公司预计市值不低于 15 亿元；公司 2025 年营业收入为 427,050.09 万元，归属于母公司股东的净利润为 57,688.89 万元，扣除非经常性损益后归属于母公司股东的净利润为 56,070.13 万元，2025 年扣除非经常性损益前后孰低的净利润为正，且 2025 年营业收入不低于 4 亿元，符合上述标准。

## **（六）发行人符合深圳证券交易所要求的其他上市条件**

综上所述，发行人符合《深圳证券交易所创业板股票上市规则》规定的上市条件。

## 第五节 上市后持续督导工作安排

| 主要事项                                          | 具体计划                                                                                                                                             |
|-----------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------|
| (一) 持续督导事项                                    | 证券上市当年剩余时间及其后 3 个完整会计年度                                                                                                                          |
| 1、督导发行人有效执行并完善防止主要股东、其他关联方违规占用发行人资源的制度        | (1) 督导发行人有效执行并进一步完善已有的防止主要股东、其他关联方违规占用发行人资源的制度；<br>(2) 与发行人建立经常性沟通机制，持续关注发行人上述制度的执行情况及履行信息披露义务的情况。                                               |
| 2、督导发行人有效执行并完善防止其高级管理人员利用职务之便损害发行人利益的内控制度     | (1) 督导发行人有效执行并进一步完善已有的防止高级管理人员利用职务之便损害发行人利益的内控制度；<br>(2) 与发行人建立经常性沟通机制，持续关注发行人上述制度的执行情况及履行信息披露义务的情况。                                             |
| 3、督导发行人有效执行并完善保障关联交易公允性和合规性的制度，并对关联交易发表意见     | (1) 督导发行人有效执行《公司章程》《关联交易管理制度》等保障关联交易公允性和合规性的制度，履行有关关联交易的信息披露制度；<br>(2) 督导发行人及时向保荐人通报将进行的重大关联交易情况，并对关联交易发表意见。                                     |
| 4、督导发行人履行信息披露的义务，审阅信息披露文件及向中国证监会、证券交易所提交的其他文件 | (1) 督导发行人严格按照《公司法》《证券法》《深圳证券交易所创业板股票上市规则》等有关法律、法规及规范性文件的要求，履行信息披露义务；<br>(2) 在发行人发生须进行信息披露的事件后，审阅信息披露文件及向中国证监会、深圳证券交易所提交的其他文件。                    |
| 5、持续关注发行人募集资金的专户存储、投资项目的实施等承诺事项               | (1) 督导发行人执行已制定的《募集资金管理制度》等制度，保证募集资金的安全性和专用性；<br>(2) 持续关注发行人募集资金的专户储存、投资项目的实施等承诺事项；<br>(3) 如发行人拟变更募集资金及投资项目等承诺事项，保荐人要求发行人通知或咨询保荐人，并督导其履行相关信息披露义务。 |
| (二) 保荐协议对保荐人的权利、履行持续督导职责的其他主要约定               | (1) 定期或者不定期对发行人进行回访、查阅保荐工作需要的发行人材料；<br>(2) 列席发行人的股东会和董事会；<br>(3) 对有关部门关注的发行人相关事项进行核查，必要时可聘请相关证券服务机构配合。                                           |
| (三) 发行人和其他中介机构配合保荐人履行保荐职责的相关约定                | (1) 发行人已在保荐协议中承诺配合保荐人履行保荐职责，及时向保荐人提供与本次保荐事项有关的真实、准确、完整的文件；<br>(2) 接受保荐人尽职调查和持续督导的义务，并提供有关资料或进行配合。                                                |
| (四) 其他安排                                      | 无                                                                                                                                                |

（此页无正文，为《中信证券股份有限公司关于深圳市时创意电子股份有限公司首次公开发行股票并在创业板上市之上市保荐书》之签章页）

保荐代表人：

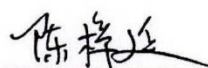


彭立强



黄超

项目协办人：



陈梓延



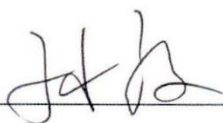
（此页无正文，为《中信证券股份有限公司关于深圳市时创意电子股份有限公司首次公开发行股票并在创业板上市之上市保荐书》之签章页）

内核负责人：



邱志千

保荐业务负责人：

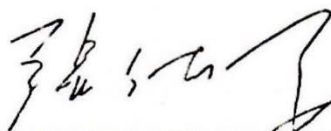


孙毅



（此页无正文，为《中信证券股份有限公司关于深圳市时创意电子股份有限公司首次公开发行股票并在创业板上市之上市保荐书》之签章页）

董事长、法定代表人：



张佑君

